



10-24-03

Attorney Docket No.: 59807 (47793)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

INVENTOR(S): Yasunori Fukumitsu, et al.

U.S.S.N.: 10/649,228

ART UNIT: Not Yet Assigned

FILED: August 26, 2003

EXAMINER: Not Yet Assigned

FOR: A DATA TRANSFERRING APPARATUS FOR TRANSFERRING LIQUID
EJECTION DATA AND A LIQUID EJECTING APPARATUS

CERTIFICATE OF EXPRESS MAIL (Mail Label No.: EV 342614246 US)

I hereby certify that this correspondence is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" service under 37 C.F.R. section 1.10, on October 22, 2003 and is addressed to Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

By: 

Nicole M. McKinnon

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF CERTIFIED COPIES

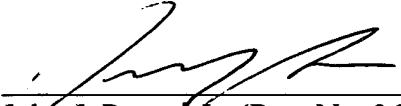
Sir:

Attached please find a certified copy of the foreign application from which priority is claimed for this case:

Country: JAPAN
Application Number: 2003-207085
Filing Date: 11 August 2003

Respectfully submitted,

Date: October 22, 2003
Customer No. 21874


John J. Penny, Jr. (Reg. No. 36,984)
EDWARDS & ANGELL LLP
P.O. Box 9169
Boston, MA 02209
Tel: (617) 439-4444

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 8 月 1 1 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 2 0 7 0 8 5
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 2 0 7 0 8 5]

出 願 人 セイコーエプソン株式会社
Applicant(s):

2 0 0 3 年 9 月 2 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 7 7 6 8 1

【書類名】 特許願

【整理番号】 J0101713

【あて先】 特許庁長官殿

【国際特許分類】 G06F 13/28
G06F 13/36

【発明者】

【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

【氏名】 福光 康則

【発明者】

【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

【氏名】 木村 正博

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095452

【弁理士】

【氏名又は名称】 石井 博樹

【手数料の表示】

【予納台帳番号】 055561

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0016652

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液体噴射データのデータ転送装置、液体噴射装置

【特許請求の範囲】

【請求項 1】 ライン展開可能に圧縮された液体噴射データをハードウェア展開可能なデコード回路と、

前記デコード回路にて展開した液体噴射データがワード単位で格納されるラインバッファと、

外部からライン展開可能に圧縮された液体噴射データを前記デコード回路へデータ転送する圧縮データ入力手段とを有するデコードユニットを備えた液体噴射データのデータ転送装置であって、

前記デコードユニットは、前記ラインバッファが所定のワード数の展開データを格納可能なバッファ領域を 2 面有し、一面側に前記デコード回路にて展開した液体噴射データが順次格納され、所定のワード数の展開データが蓄積された時点で他面側に前記デコード回路にて展開した液体噴射データが引き続き順次格納される構成を成しており、

一面側に前記デコード回路にて展開した液体噴射データが 1 ワードずつ格納されている間、同時に他面側に展開済みの液体噴射データが前記外部メモリへ 1 ワードずつデータ転送される構成を有している、ことを特徴とした液体噴射データのデータ転送装置。

【請求項 2】 請求項 1 において、前記デコードユニットは、前記ラインバッファに展開済みの液体噴射データを前記外部メモリへ 1 ワードずつ DMA 転送する手段を有し、1 ワードの展開データを前記ラインバッファの一面側に順次格納する動作と、他面側に展開済みの液体噴射データを前記外部メモリへ 1 ワードずつ DMA 転送する動作とが動作クロックに同期して 1 クロック毎に同時に実行される構成を有している、ことを特徴とした液体噴射データのデータ転送装置。

【請求項 3】 請求項 2 において、前記デコードユニットは、前記ラインバッファの前記デコードユニット回路にて展開した液体噴射データを格納するバッファ領域面と、格納されている展開済みの液体噴射データを前記外部メモリへ DMA 転送するバッファ領域面とを 1 クロックで切り換えるバッファ領域面切換手

段を有している、ことを特徴とした液体噴射データのデータ転送装置。

【請求項 4】 請求項 2 又は 3 において、前記デコードユニットは、一面側に所定のワード数の液体噴射データを展開した時点で、他面側に展開済みの液体噴射データが所定のワード数分だけ前記外部メモリへ DMA 転送されたことを 1 クロックで確認するデータ転送確認手段を有している、ことを特徴とした液体噴射データのデータ転送装置。

【請求項 5】 請求項 1 ～ 4 のいずれか 1 項に記載の液体噴射データのデータ転送装置を備えた液体噴射装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本願発明は、液体噴射ヘッドからインク等の液体を被噴射媒体へ噴射する液体噴射装置に入力された液体噴射データを液体噴射ヘッドへ転送するための液体噴射データのデータ転送装置、及び該液体噴射データのデータ転送装置を備えた液体噴射装置に関する。

ここで、液体噴射装置とは、記録ヘッドから記録紙等の被記録材へインクを噴射して被記録材への記録を実行するインクジェット式記録装置、複写機及びファクシミリ等の記録装置に限らず、インクに代えて特定の用途に対応する液体を前述した記録ヘッドに相当する液体噴射ヘッドから、被記録材に相当する被噴射材に噴射して、液体を被噴射材に付着させる装置を含む意味で用いる。また、液体噴射ヘッドとしては、前述した記録ヘッド以外に、液晶ディスプレイ等のカラーフィルタ製造に用いられる色材噴射ヘッド、有機 EL ディスプレイや面発光ディスプレイ（F E D）等の電極形成に用いられる電極材（導電ペースト）噴射ヘッド、バイオチップ製造に用いられる生体有機物噴射ヘッド、精密ピペットとしての試料を噴射する試料噴射ヘッド等が挙げられる。

【 0 0 0 2 】

【従来の技術】

液体噴射装置としてのいわゆるインクジェット式記録装置は、記録ヘッドから記録紙等にインクを噴射して画像データ等を記録する。ライン展開可能にデータ

圧縮されている画像データ等をライン展開してビットマップイメージに展開し、展開したビットマップイメージを記録紙の記録面に形成する如く記録ヘッドのヘッド面に配設されている多数のノズルアレイから複数色のインク滴を噴射する。複数色のインク滴を記録面に噴射して多数のインクドットを形成することによって記録紙上に画像を形成する。尚、ライン展開可能な圧縮データとは、例えば一般的に広く知られているランレンゲス圧縮方式等による圧縮データであり、バイト単位で順次展開可能な圧縮方式による圧縮データのことである。

【 0 0 0 3 】

一般的にこのようなインクジェット式記録装置は、パーソナルコンピュータ等の外部装置からライン展開可能にデータ圧縮されている画像データを入力し、入力した圧縮データをライン展開（解凍）し、展開したビットマップイメージに必要なデータ処理を行った後にそのデータを記録ヘッドのレジスタへ転送するデータ転送装置を備えている。従来の一般的なデータ転送装置は、例えば、図 1 3 に示すような構成を成している。

【 0 0 0 4 】

データ転送装置 1 0 は、データ転送経路としてシステムバス S B を備えている。システムバス S B には、マイクロプロセッサ（M P U） 1 1、R A M 1 2、及びヘッド制御部 1 3 がデータ転送可能に接続されており、ヘッド制御部 1 3 に記録ヘッド 6 2 が接続されている。図示していないパーソナルコンピュータやデジタルカメラ等の情報処理装置からデータ転送される圧縮された記録データは、システムバス S B を介して R A M 1 2 へ格納される。

【 0 0 0 5 】

R A M 1 2 の圧縮データ格納エリアに格納されている圧縮された記録データは、システムバス S B 経由でマイクロプロセッサ 1 1 へ 1 バイトずつ順次データ転送され（符号 A で示した経路）、プログラムによる圧縮データの解凍手順によって 1 バイトずつ順次解凍された後、再び R A M 1 2 へシステムバス S B 経由で 1 バイトずつデータ転送されて（符号 B で示した経路）、R A M 1 2 の所望のビットマップイメージエリアに格納される。R A M 1 2 のビットマップイメージエリア内に展開データが全て格納された時点で、ビットマップイメージエリア内の展

開データがシステムバス S B 経由でヘッド制御部 13 内部のレジスタ（図示せず）に 1 バイトずつデータ転送され（符号 C で示した経路）、そのビットマップイメージに基づいて記録ヘッド 62 の各ノズルアレイから記録紙へインクが噴射される。

【0006】

また、データ転送処理を高速化する従来技術の一例としては、システムバスとローカルバスとの 2 つの独立したバスを設け、システムバスとローカルバスとの間に 2 つのバスコントローラを配置したものが公知である。データ転送装置において、一方のバスコントローラがシステムバス側に接続されているメインメモリにアクセスしている間、他方のバスコントローラがローカルバス側に接続されているローカルメモリにアクセスする並列処理を行うことによって、データ転送処理を高速化するものである（例えば、特許文献 1 参照）。

【0007】

【特許文献 1】

特許第 3251053 号公報

【0008】

【発明が解決しようとする課題】

図 13 に示したような構成を成す従来の液体噴射装置のデータ転送装置 10 において、液体噴射実行速度を向上させるためには、つまり、インクジェット式記録装置において、記録速度をより高速にするためには、以下のような課題が障壁となってしまう。

【0009】

まず、圧縮された記録データをプログラムによって 1 バイトずつソフトウェア展開（解凍）していくので、大量の圧縮データを高速に処理することができない。仮に高速なクロックで動作可能な処理能力の高いマイクロプロセッサ 11 を用いれば高速化することができるが、そのような高価なマイクロプロセッサ 11 を実装するとデータ転送装置 10 のコストが大幅に高くなってしまうという問題が生じる。

【0010】

また、RAM 12 へのデータ転送及びRAM 12 からのデータ転送が全てマイクロプロセッサ 11 を介して行われるので、マイクロプロセッサ 11 が他のデータ処理や演算等を実行している間、例えば、マイクロプロセッサ 11 がRAM 12 へプログラム等をフェッチしている間、データ転送が待たされてしまう場合があり、それによって、データ転送遅延が生じてしまうので、高速なデータ転送ができなかった。

【0011】

さらに、システムバスSBを介してマイクロプロセッサ 11 からRAM 12 へのアクセス経路と、RAM 12 から記録ヘッド 62 へのデータ転送経路とが共用になっているので、マイクロプロセッサ 11 がRAM 12 にアクセスしている間はシステムバスSBが占有されてしまい、その間RAM 12 から記録ヘッド 62 へのデータ転送を行うことができなくなってしまう。そのため、それによって、記録ヘッド 62 へのデータ転送遅延が生じてしまい、データ転送レートを高速化することができなかった。

【0012】

また、前述した特許文献 1 に開示されている従来技術においては、やはり、圧縮された記録データをプログラムによって 1 バイトずつソフトウェア展開（解凍）していくことになるので、大量の圧縮データを高速に展開処理することができない。したがって、情報処理装置からデータ転送される圧縮された記録データを展開して記録ヘッドへデータ転送して記録を実行する記録装置等の液体噴射装置においては、データ転送処理を高速に行うことが可能な構成であっても圧縮データを展開する処理が依然として遅いために液体噴射実行速度を向上させることができないことになってしまう。

【0013】

本願発明は、このような状況に鑑み成されたものであり、その課題は、圧縮データの高速な展開処理と、液体噴射ヘッドへの高速なデータ転送とを実現し、液体噴射装置の液体噴射実行速度を従来と比較して飛躍的に高速化することにある。

【0014】

【課題を解決するための手段】

上記課題を達成するため、本願発明の第1の態様は、ライン展開可能に圧縮された液体噴射データをハードウェア展開可能なデコード回路と、前記デコード回路にて展開した液体噴射データがワード単位で格納されるラインバッファと、外部からライン展開可能に圧縮された液体噴射データを前記デコード回路へデータ転送する圧縮データ入力手段とを有するデコードユニットを備えた液体噴射データのデータ転送装置であって、前記デコードユニットは、前記ラインバッファが所定のワード数の展開データを格納可能なバッファ領域を2面有し、一面側に前記デコード回路にて展開した液体噴射データが順次格納され、所定のワード数の展開データが蓄積された時点で他面側に前記デコード回路にて展開した液体噴射データが引き続き順次格納される構成を成しており、一面側に前記デコード回路にて展開した液体噴射データが1ワードずつ格納されている間、同時に他面側に展開済みの液体噴射データが前記外部メモリへ1ワードずつデータ転送される構成を有している、ことを特徴とした液体噴射データのデータ転送装置である。

【0015】

デコード回路にて展開（デコード）した液体噴射データをワード単位で格納するラインバッファは、所定のワード数のバッファ領域を2面有する構成となっている。ここで、一面側とは、2面のバッファ領域のいずれか一方の面を意味しており、他面側とは、2面のバッファ領域の前記一面側と異なる面を意味しており、以下同様である。バッファ領域の一面側に展開後の液体噴射データが順次格納され、一面側に所定ワード数の液体噴射データが格納された時点で、展開後の液体噴射データを格納するバッファ領域が一面側から他面側へ切り換わり、引き続き他面側に連続して展開後のデータが格納されていく。そして、他面側に所定ワード数の液体噴射データが格納された時点で、展開後の液体噴射データを格納するバッファ領域が他面側から再び一面側へ切り換わり、引き続き一面側に連続して展開後の液体噴射データが格納されていく。このように、2面のバッファ領域を有するラインバッファに対して、所定のワード数毎にデータを格納する面が交互に切り換えられてデコード回路で展開した液体噴射データが格納されていく。したがって、ライン展開可能に圧縮された液体噴射データをデコード回路にて展

開する処理を無制限に連続して実行することが可能になる。

【0016】

また、ラインバッファに格納された液体噴射データは、デコード回路で展開された液体噴射データが1ワードずつ一面側に格納されている間、同時進行で他面側に格納されている展開後の液体噴射データが外部メモリへ1ワードずつデータ転送される。つまり、一面側を展開後の液体噴射データのデータ格納面、他面側を液体噴射データのデータ転送面として、データ格納面への展開後の液体噴射データの格納と、データ転送面に格納されている液体噴射データのデータ転送とが1ワードずつ同時進行していくことになる。したがって、理想的には、デコード回路で展開された液体噴射データがデータ格納面に所定のワード数格納された時点で、データ転送面に所定のワード数格納されていた液体噴射データのデータ転送が全て終了することになる。そして、その時点で、空になった展開後の液体噴射データのデータ格納面だった面は、液体噴射データのデータ転送面となり、液体噴射データのデータ転送面だった面は、展開後の液体噴射データのデータ格納面となって、再びラインバッファへの展開後の液体噴射データの格納と、ラインバッファに格納された液体噴射データの外部メモリへのデータ転送とが1ワードずつ同時進行していく。

【0017】

したがって、ライン展開可能に圧縮された液体噴射データを展開する処理と、展開した液体噴射データを外部メモリへデータ転送する処理とを同時進行で連続して並列処理することが可能になるので、ライン展開可能に圧縮された液体噴射データを展開し、外部メモリへデータ転送する処理を極めて効率よく実行することができる。そして、理想的には、2面のバッファ領域の切換時におけるロスをとすることで、ライン展開可能に圧縮された液体噴射データを展開して外部メモリへデータ転送する処理を途切れることなく連続して実行し続けることが可能になる。

【0018】

これにより、本願発明の第1の態様に示した液体噴射データのデータ転送装置によれば、ライン展開可能に圧縮された液体噴射データを展開し、外部メモリへ

データ転送する処理を極めて効率よく実行することができるので、液体噴射装置において、圧縮データの高速な展開処理と、液体噴射ヘッドへの高速なデータ転送とを実現することができ、液体噴射装置の液体噴射実行速度を従来と比較して飛躍的に高速化することができるという作用効果が得られる。

【0019】

本願発明の第2の態様は、前述した第1の態様において、前記デコードユニットは、前記ラインバッファに展開済みの液体噴射データを前記外部メモリへ1ワードずつDMA転送する手段を有し、1ワードの展開データを前記ラインバッファの一面側に順次格納する動作と、他面側に展開済みの液体噴射データを前記外部メモリへ1ワードずつDMA転送する動作とが動作クロックに同期して1クロック毎に同時に実行される構成を有している、ことを特徴とした液体噴射データのデータ転送装置である。

【0020】

ラインバッファに格納された液体噴射データの外部メモリへのデータ転送をDMA転送によって実行することによって、デコードユニット内のラインバッファに格納されている展開後の液体噴射データを1クロックで高速にデータ転送することができるようになる。DMA (Direct・Memory・Access) 転送とは、転送元及び転送先アドレスや転送数を所定のレジスタに設定すると、後はマイクロプロセッサを介することなくハードウェアにて高速にデータ転送を行うことができる公知の転送方式である。それによって、展開後の液体噴射データを外部メモリへデータ転送する処理と同時進行で実行されるデコード回路によるデコード処理を高速に実行することが可能になるので、高速な圧縮データの展開処理が可能なデコード回路によるデータ展開処理性能を最大限に生かすことが可能になる。つまり、1ワードの展開後の液体噴射データを1クロックで外部メモリへデータ転送できるので、デコード回路で展開した展開後の液体噴射データをラインバッファへ1クロックで1ワードずつ格納していくことが可能になる。したがって、1ワードの展開データをラインバッファの一面側に順次格納する動作と、他面側に展開済みの液体噴射データを外部メモリへ1ワードずつDMA転送する動作とを1クロックで同時に実行することができ、1クロック毎に1ワ

ードずつ圧縮された液体噴射データを展開して外部メモリにデータ転送する処理を実行することが可能になる。

【0021】

本願発明の第3の態様は、前述した第2の態様において、前記デコードユニットは、前記ラインバッファの前記デコードユニット回路にて展開した液体噴射データを格納するバッファ領域面と、格納されている展開済みの液体噴射データを前記外部メモリへDMA転送するバッファ領域面とを1クロックで切り換えるバッファ領域面切換手段を有している、ことを特徴とした液体噴射データのデータ転送装置である。

【0022】

前述したように、理想的には、デコード回路で展開された液体噴射データが一面側に所定のワード数格納された時点で、他面側に所定のワード数格納されていた液体噴射データのデータ転送が全て終了する。そして、展開後の液体噴射データのデータ格納面だった面は、液体噴射データのデータ転送面となり、液体噴射データのデータ転送面だった面は、展開後の液体噴射データのデータ格納面となる。つまり、デコード回路で展開された液体噴射データが一面側に所定のワード数格納され、他面側に所定のワード数格納されていた液体噴射データのデータ転送が全て終了した時点でラインバッファの2つのバッファ領域面を切り換える必要がある。その際、1クロックでバッファ領域面を切り換えることによって、バッファ領域面の切換によって生じるデータ転送遅延を最小限にすることができる。

【0023】

本願発明の第4の態様は、前述した第2の態様又は第3の態様において、前記デコードユニットは、一面側に所定のワード数の液体噴射データを展開した時点で、他面側に展開済みの液体噴射データが所定のワード数分だけ前記外部メモリへDMA転送されたことを1クロックで確認するデータ転送確認手段を有している、ことを特徴とした液体噴射データのデータ転送装置である。

【0024】

前述したように、理想的には、デコード回路で展開された液体噴射データが一

面側に所定のワード数格納された時点で、他面側に所定のワード数格納されていた液体噴射データのデータ転送が全て終了する。しかし、外部メモリへのアクセス待ち等の様々な要因によって、デコード回路で展開された液体噴射データが一面側に所定のワード数格納された時点で、他面側に所定のワード数格納されていた液体噴射データのデータ転送が全て終了していない可能性もある。そこで、デコード回路で展開された液体噴射データが一面側に所定のワード数格納された時点で、他面側に格納されていた所定のワード数の液体噴射データが所定のワード数分だけDMA転送されたことを確認する。それによって、既にラインバッファに格納されている展開後の記録データが外部メモリへDMA転送される前に他の記録データによって上書きされてしまうことを確実に防止することができる。

【0025】

本願発明の第5の態様は、前述した第1の態様～第4の態様のいずれかに記載の液体噴射データのデータ転送装置を備えた液体噴射装置である。

本願発明の第5の態様に示した液体噴射装置によれば、液体噴射装置において、前述した第1の態様～第4の態様のいずれかに記載の発明による作用効果を得ることができる。

【0026】

【発明の実施の形態】

以下、本願発明の一実施の形態を図面に基づいて説明する。

まず、本願発明に係る「液体噴射装置」としてのインクジェット式記録装置の概略構成について説明する。図1は、本願発明に係るインクジェット式記録装置の概略の平面図であり、図2はその側面図である。

【0027】

インクジェット式記録装置50には、記録紙Pに記録を実行する記録手段として、キャリッジガイド軸51に軸支され、主走査方向Xに移動するキャリッジ61が設けられている。キャリッジ61には、記録紙Pにインクを噴射して記録を行う「液体噴射ヘッド」としての記録ヘッド62が搭載されている。記録ヘッド62と対向して、記録ヘッド62のヘッド面と記録紙Pとのギャップを規定するプラテン52が設けられている。そして、キャリッジ61とプラテン52の間に

記録紙 P を副走査方向 Y に所定の搬送量で搬送する動作と、記録ヘッド 62 を主走査方向 X に一往復させる間に記録ヘッド 62 から記録紙 P にインクを噴射する動作とを交互に繰り返すことによって記録紙 P に記録が行われる。

【0028】

給紙トレイ 57 は、例えば普通紙やフォト紙等の記録紙 P を給紙可能な構成となっており、記録紙 P を自動給紙する給紙手段としての ASF（オート・シート・フィーダー）が設けられている。ASF は、給紙トレイ 57 に設けられた 2 つの給紙ローラ 57b 及び図示してない分離パッドを有する自動給紙機構である。この 2 つの給紙ローラ 57b の 1 つは、給紙トレイ 57 の一方側に配置され、もう 1 つの給紙ローラ 57b は、記録紙ガイド 57a に取り付けられており、記録紙ガイド 57a は、記録紙 P の幅に合わせて幅方向に摺動可能に給紙トレイ 57 に設けられている。そして、給紙ローラ 57b の回転駆動力と、分離パッドの摩擦抵抗により、給紙トレイ 57 に置かれた複数の記録紙 P を給紙する際に、複数の記録紙 P が一度に給紙されることなく 1 枚ずつ正確に自動給紙される。

【0029】

記録紙 P を副走査方向 Y に搬送する記録紙搬送手段として、搬送駆動ローラ 53 と搬送従動ローラ 54 が設けられている。搬送駆動ローラ 53 は、ステッピング・モータ等の回転駆動力により回転制御され、搬送駆動ローラ 53 の回転により、記録紙 P は副走査方向 Y に搬送される。搬送従動ローラ 54 は、複数設けられており、それぞれ個々に搬送駆動ローラ 53 に付勢され、記録紙 P が搬送駆動ローラ 53 の回転により搬送される際に、記録紙 P に接しながら記録紙 P の搬送に従動して回転する。搬送駆動ローラ 53 の表面には、高摩擦抵抗を有する皮膜が施されている。搬送従動ローラ 54 によって、搬送駆動ローラ 53 の表面に押しつけられた記録紙 P は、その表面の摩擦抵抗によって搬送駆動ローラ 53 の表面に密着し、搬送駆動ローラ 53 の回転によって副走査方向に搬送される。

【0030】

また、給紙ローラ 57b と搬送駆動ローラ 53 との間には、従来技術において公知の技術による紙検出器 63 が配設されている。紙検出器 63 は、立位姿勢への自己復帰習性が付与され、かつ記録紙搬送方向にのみ回動し得るよう記録紙 P

の搬送経路内に突出する状態で枢支されたレバーを有し、このレバーの先端が記録紙Pに押されることでレバーが回転し、それによって記録紙Pが検出される構成を成す検出器である。紙検出器63は、給紙ローラ57bより給紙された記録紙Pの始端位置、及び終端位置を検出し、その検出位置に合わせて記録領域が決定され、記録が実行される。

【0031】

一方、記録された記録紙Pを排紙する手段として、排紙駆動ローラ55と排紙従動ローラ56が設けられている。排紙駆動ローラ55は、ステッピング・モータ等の回転駆動力により回転制御され、排紙駆動ローラ55の回転により、記録紙Pは副走査方向Yに排紙される。排紙従動ローラ56は、周囲に複数の歯を有し、各歯の先端が記録紙Pの記録面に点接触するように鋭角的に尖っている歯付きローラになっている。複数の排紙従動ローラ56は、それぞれ個々に排紙駆動ローラ55に付勢され、記録紙Pが排紙駆動ローラ55の回転により排紙される際に記録紙Pに接して記録紙Pの排紙に従動して回転する。

【0032】

そして、給紙ローラ57bや搬送駆動ローラ53、及び排紙駆動ローラ55を回転駆動する図示していない回転駆動用モータ、並びにキャリッジ61を主走査方向に駆動する図示していないキャリッジ駆動用モータは、記録制御部100により駆動制御される。また、記録ヘッド62も同様に、記録制御部100により制御されて記録紙Pの表面にインクを噴射する。

【0033】

図3は、本願発明に係るインクジェット記録装置50の概略のブロック図である。

インクジェット式記録装置50は、各種記録処理の制御を実行する記録制御部100を備えている。記録制御部100は、システムバスSBとローカルバスLBとの2系統の独立したバスを備えている。システムバスSBには、MPU（マイクロプロセッサ）24、ROM21、RAM22、不揮発性記憶媒体23、I/O25、及びデコード回路28がデータ転送可能に接続されている。MPU24では各種処理の演算処理が行われる。ROM21には、MPU24の演算処理

に必要なソフトウェア・プログラム及びデータがあらかじめ記憶されている。RAM 22は、ソフトウェア・プログラムの一時的な記憶領域、MPU 24の作業領域等として使用される。また、フラッシュメモリ等の不揮発性記憶媒体 23には、MPU 24における演算処理結果の所定のデータが格納され、インクジェット記録装置 50の電源断の間においても該データを保持する構成となっている。

【0034】

さらに、記録制御部 100は、外部装置とのインターフェース機能を有するインターフェース部 27を介して、パーソナルコンピュータ等の情報処理装置 200と接続され、その情報処理装置 200との間において、各種情報やデータの入出力が可能な構成となっている。そして、I/O 25は、MPU 24における演算処理結果に基づいて、入出力部 26を介して各種モータ制御部 31に対して出力制御を行い、かつ各種センサー 32からの入力情報等を入力する。各種モータ制御部 31は、インクジェット式記録装置 50の各種モータを駆動制御する駆動制御回路であり、記録制御部 100によって制御される。また、各種センサー 32は、インクジェット記録装置 50の各種状態情報を検出し、入出力部 26を介してI/O 25に出力する。

【0035】

記録実行時には、情報処理装置 200がホスト側となり、情報処理装置 200からライン展開可能に圧縮された記録データ（以下、圧縮記録データとする）を含む記録制御データ（液体噴射制御データ）が出力され、インクジェット式記録装置 50は、インターフェース部 27から記録制御データを入力する。デコード回路 28は、圧縮記録データをハードウェア展開した後、展開後の記録データをラインバッファ 281へ格納する。ラインバッファ 281に格納された展開後の記録データは、所定バイト数のデータ毎にローカルバスLBを介してローカルメモリ 29へ格納された後、ローカルバスLBを介してヘッド制御部 33内部のレジスタから記録ヘッド 62へ転送される。ヘッド制御部 33は、記録ヘッド 62に対して制御を行い、記録ヘッド 62のヘッド面に多数配設されたノズルアレイから各色のインクを記録紙Pの記録面に噴射する。

【0036】

図4は、本願発明に係る「液体噴射データのデータ転送装置」としてのデータ転送装置の構成を示したブロック図である。図5は、データ転送装置における記録データの流れを模式的に示したタイミングチャートである。

【0037】

データ転送装置10は、ASIC（特定用途向け集積回路）4を備えており、ASIC4は、前述したインターフェース部27、前述したヘッド制御部33、受信バッファ部42、及び「デコードユニット」としてのDECU41を内蔵している。DECU41は、前述したデコード回路28、ラインバッファ281、及び「DMA転送手段」を内蔵している（詳細は後述する）。また、システムバスSB、及びローカルバスLBは、16ビットバスであり、所定のデータ転送周期毎に1ワード（2バイト）のデータを転送することができる。以下、図5に示したタイミングチャートを参照しながらデータ転送装置10における記録データの流れを説明する。

【0038】

インターフェース部27は、情報処理装置200との間で所定のデータ転送手順にて情報処理装置200をホスト装置としてデータの送受信を行う手段を有しており、情報処理装置200から記録制御部100にて記録制御を実行するための記録制御データを受信する。記録制御データには、MPU24にてコマンド解析を実行するコマンド及びリモートコマンドと、DECU41にてハードウェア展開する圧縮記録データとが含まれており、データブロック毎に6バイトのヘッダが先頭に付加されて情報処理装置200から送信される。インターフェース部27は、受信した記録制御データを所定のデータ転送周期で第1の専用バスIB1を介して受信バッファ部42へDMA転送する（符号T1）。前述したように、DMA転送とは、転送元及び転送先アドレスや転送数を所定のレジスタに設定すると、後はMPU24を介することなくハードウェアにて高速にデータ転送を行うことができる転送方式である。受信バッファ部42は、インターフェース部27からDMA転送された記録制御データのヘッダを解析し、記録制御データからコマンド及びリモートコマンドを分離して圧縮記録データを取り出して、次のデータ転送周期に圧縮記録データを第2の専用バスIB2を介してDECU41

へDMA転送する（符号T2）。

【0039】

コマンドは、システムバスSBを介してMPU24が受信バッファ部42へアクセスしてコマンド解析を実行する（符号COM）。次のデータ転送周期にDECU41は、受信バッファ部42からDMA転送された圧縮記録データを展開し（符号T3）、展開した記録データが一定のデータ量になった時点で、システムバスSB側のデータ転送とは非同期にローカルバスLBを経由してローカルメモリ29のビットマップエリアへDMA転送する（符号T4）。ローカルメモリ29のビットマップエリアへ格納されたビットマップデータとしての記録データは、再びローカルバスLBを経由してDECU41へDMA転送される（符号T5）。DECU41は、その記録データを第3の専用バスIB3を経由してヘッド制御部33へDMA転送し（符号T6）、ヘッド制御部33内部のレジスタに格納する。ヘッド制御部33は、レジスタに格納された記録データを記録ヘッド62へDMA転送する（符号T7）。

【0040】

図6は、DECU41と受信バッファ部42の内部構成を示したブロック図である。図7は、受信バッファ部42のヘッダ解析ブロックの構成を示したブロック図である。つづいて、ASIC4内に構成されているDECU41と受信バッファ部42について、さらに詳細に説明する。

【0041】

受信バッファ部42は、圧縮記録データが格納される「メインメモリ」としてのFIFO（First・In・First・Out）メモリ425と、圧縮記録データをFIFOメモリ425へ格納する「データ転送制御手段」としてのデータ転送制御ブロック424と、コマンドが格納されるコマンド格納レジスタ426と、記録制御データのヘッダを解析する「ヘッダ解析手段」としてのヘッダ解析ブロック423と、ヘッダ解析ブロック423の解析結果に基づいて記録制御データからコマンドを分離して、コマンドをコマンド格納レジスタ426へ格納し、コマンド分離後の記録制御データをデータ転送制御ブロック424へ転送してFIFOメモリ425へ格納する「コマンド分離手段」としての切換制御ブ

ロック 422 と、FIFO メモリ 425 に格納されている記録制御データをリモートコマンドと圧縮記録データとに分離する「データ分離手段」としてのデータ分離ブロック 427 とを有している。また、受信バッファ部 42 は、インターフェース部 27 との間で第 1 の専用バス IB1 を介して行う DMA 転送をコントロールする I-DMA コントローラ 421 を有している。

【0042】

情報処理装置 200 とインクジェット式記録装置 50 との間の記録制御データのデータ転送が開始されると、インターフェース部 27 が受信した記録制御データは、第 1 の専用バス IB1 を介して受信バッファ部 42 へ DMA 転送される。受信バッファ部 42 へ DMA 転送された記録制御データは、受信バッファ部 42 内部の記録制御データのデータ転送経路を切り換える切換制御ブロック 422 へデータ転送される。切換制御ブロック 422 は、インターフェース部 27 から DMA 転送された記録制御データをヘッダ解析ブロック 423、データ転送制御ブロック 424、又はコマンド格納レジスタ 426 のいずれかにデータ転送するブロックであり、そのデータ転送経路は、ヘッダ解析ブロック 423 が制御する。データ転送開始時には、切換制御ブロック 422 のデータ転送経路は、ヘッダ解析ブロック 423 になっており、まず、ヘッダ解析ブロック 423 でヘッダの解析が行われる。

【0043】

当該実施例におけるデータ通信フォーマットは、記録制御データに 6 バイトのヘッダが付加されており、ヘッダは、ヘッダ解析ブロック 423 の 6 バイトレジスタ 431 に格納されて解析される。ヘッダの構成は、先頭の 2 バイトがチャンネル、次の 2 バイトがレンジ、その次の 2 バイトは、データ通信のネゴシエーションに使用されるデータであり、インターフェース部 27 が情報処理装置 200 との間で、ハードウェア的な通信条件や通信プロトコルを確認して決定するためのデータである。チャンネルは、ヘッダ以下に続くデータがコマンドか圧縮記録データかを示しており、00H 又は 02H ならばコマンド、40H ならばリモートコマンド及び圧縮記録データとなる。上位バイトは受信、下位バイトは送信を示している。レンジは、ヘッダを含めたデータの数量（バイト数）である。コマ

ンドは、インクジェット式記録装置 50 において記録制御を実行するための制御コマンドであり、例えば、記録紙 P の給紙制御、搬送制御、排出制御、キャリッジ 61 の駆動制御等の制御コマンドである。

【0044】

ヘッダ解析ブロック 423 は、ヘッダの先頭 2 バイトをチャンネル解析ブロック 432 が解析し、ヘッダ以降のデータがコマンドである場合には、切換制御ブロック 422 のデータ転送経路をコマンド格納レジスタ 426 へ切り換えて、レンジス解析ブロック 433 で解析したバイト数のデータをコマンド格納レジスタ 426 へ格納する。また、ヘッダの先頭 2 バイトをチャンネル解析ブロック 432 が解析し、ヘッダ以降のデータがリモートコマンド及び圧縮記録データである場合には、切換制御ブロック 422 のデータ転送経路をデータ転送制御ブロック 424 へ切り換えて、レンジス解析ブロック 433 で解析したバイト数をデータ転送制御ブロック 424 へ通知して、そのバイト数のデータをデータ転送制御ブロック 424 へデータ転送する。例えば、ヘッダに図 7 に示したようなデータが格納されている場合には、チャンネルが 40H、レンジスが FFH なので、リモートコマンド及び圧縮記録データがヘッダを含めて 255 バイト、つまり、ヘッダ以降にリモートコマンド及び圧縮記録データが 249 バイトあることになるので、ヘッダ以降の 249 バイトのデータがデータ転送制御ブロック 424 へデータ転送される。

【0045】

コマンド格納レジスタ 426 へ格納されたコマンドは、システムバス SB を介して MPU 24 がアクセスしてコマンド解析を実行する。データ転送制御ブロック 424 へデータ転送されたリモートコマンド及び圧縮記録データは、FIFO メモリ 425 へ格納される。FIFO メモリ 425 へ格納されたリモートコマンド及び圧縮記録データは、DECU 41 からのデータ転送要求に応じて DECU 41 へ第 2 の専用バス IB2 を介して DMA 転送される。その際、データ分離ブロック 427 において、MPU 24 がデータを監視し、リモートコマンドである場合には、MPU 24 にてリモートコマンドをコマンド解析して DECU 41 にはデータ転送せず、圧縮記録データである場合のみ DECU 41 へ DMA 転送す

る。尚、情報処理装置 200 とインターフェース部 27 との間のデータ通信フォーマットがヘッダの無いデータ通信フォーマットである場合には、ヘッダ解析ブロック 423 におけるヘッダの解析は行われず、インターフェース部 27 が受信したデータがそのまま FIFO メモリ 425 に格納された後、リモートコマンドが分離され、MPU 24 にてリモートコマンドの解析が行われる。

【0046】

DECU 41 は、「DMA 転送手段」としての第 1 の I-DMA コントローラ 411、第 2 の I-DMA コントローラ 415、及び L-DMA コントローラ 413 を有している。第 2 の専用バス IB2 側の DMA 転送をコントロールする第 1 の I-DMA コントローラ 411 によって、受信バッファ部 42 の FIFO メモリ 425 に格納されている圧縮記録データが 1 ワードずつ展開処理コントローラ 412 へ DMA 転送される。展開処理コントローラ 412 は、デコード回路 28 とラインバッファ 281 を内蔵している。受信バッファ部 42 の FIFO メモリ 425 から 1 ワードずつ DMA 転送された圧縮記録データは、デコード回路 28 にて 1 ワードずつハードウェア展開され、展開された記録データがラインバッファ 281 へ格納されて蓄積される。

【0047】

L-DMA コントローラ 413 は、ローカルバス LB 側の DMA 転送をコントロールする。また、ローカルメモリコントローラ 414 は、ローカルバス LB に接続されているローカルメモリ 29 の読み出し、及び書き込みを制御する。そして、ラインバッファ 281 に所定バイト数の展開後の記録データが蓄積された時点で、ラインバッファ 281 に蓄積された展開後の記録データは、L-DMA コントローラ 413 によってローカルメモリコントローラ 414 を介してローカルバス LB 経由でローカルメモリ 29 へシステムバス SB 側の DMA 転送とは非同期に DMA 転送される。ローカルメモリ 29 へ DMA 転送された展開後の記録データは、ローカルメモリ 29 の所定のビットマップエリアへ格納される。第 2 の I-DMA コントローラ 415 は、第 3 の専用バス IB3 側の DMA 転送をコントロールする。ローカルメモリ 29 のビットマップエリアに格納された展開後の記録データは、第 2 の I-DMA コントローラ 415 によってローカルメモリコ

ントローラ 414 を介してローカルバス LB 及び第 3 の専用バス IB3 を経由してヘッド制御部 33 へ DMA 転送され、ヘッド制御部 33 内部のレジスタに格納された後、記録ヘッド 62 へ DMA 転送される。

【0048】

また、ラインバッファ 281 からローカルメモリ 29 への DMA 転送は、L-DMA コントローラ 413 によってバースト転送され、ローカルメモリ 29 から記録ヘッド 62 への DMA 転送は、第 2 の I-DMA コントローラ 415 によってバースト転送される。前述したように、バースト転送とは、連続したデータを転送する際にアドレスの指定などの手順を一部省略することによって、所定のデータブロックのデータを全て転送し終えるまでの間バスを占有して転送するデータ転送方式である。L-DMA コントローラ 413 は、ラインバッファ 281 に所定バイト数の展開後の記録データが蓄積された時点で、所定バイト数の展開後の記録データを 1 ワードずつ、所定バイト数ローカルメモリ 29 へ DMA 転送し終えるまでローカルバス LB を占有してバースト転送する。第 2 の I-DMA コントローラ 415 は、ローカルメモリ 29 のビットマップエリアに格納されている展開後の記録データを所定バイト数のデータブロック毎に 1 ワードずつ、1 つのデータブロックを全て記録ヘッド 62 へ DMA 転送し終えるまでローカルバス LB を占有してバースト転送する。

【0049】

そして、ラインバッファ 281 からローカルメモリ 29 へのバースト転送と、ローカルメモリ 29 から記録ヘッド 62 へのバースト転送とが競合した場合には、ローカルメモリ 29 から記録ヘッド 62 へのバースト転送が優先され、ローカルメモリ 29 から記録ヘッド 62 へのバースト転送中は、ラインバッファ 281 からローカルメモリ 29 へのバースト転送は一時停止し、ローカルメモリ 29 から記録ヘッド 62 への記録データに基づく記録ヘッド 62 のノズルアレイからのインク噴射動作が途切れないようにしている。記録ヘッド 62 に対して所定のデータブロックのデータを全て転送し終えるまでの間ローカルバス LB を占有して転送することにより、システムバス SB 側の MPU 24 の要求によってデータ転送等を実行できなくなるなどの弊害が生じないので、記録ヘッド 62 への記録

データのデータ転送を高速に行うことができる。

【0050】

図8は、展開処理コントローラ412の内部構成を示したブロック図である。

ラインバッファ281は、8ワード（16バイト）の格納エリアに予備格納エリア1ワード（2バイト）を加えた9ワードのデータ格納エリアを2面有しており、それぞれA面、B面とする。デコード回路28にて1ワードずつ展開された記録データは、1ワードずつ順番にラインバッファ281のA面に順次格納されていき、A面に8ワードの展開データが蓄積された時点で、展開された記録データを格納する面がバッファ領域面切換手段282によってA面からB面へ切り換えられる。デコード回路28にて1ワードずつ展開された記録データは、引き続き1ワードずつ順番にラインバッファ281のB面に順次格納されていき、B面に8ワードの展開データが蓄積された時点で、展開された記録データを格納する面がバッファ領域面切換手段282によってB面から再びA面へ切り換えられる。

【0051】

A面側にデコード回路28にて展開した記録データが1ワードずつ格納されている間は、同時にB面側に格納されている展開後の記録データがL-DMAコントローラ413を介して「外部メモリ」としてのローカルメモリ29へ1ワードずつDMA転送され、ローカルメモリ29の所定のビットマップエリアに格納される。同様に、B面側にデコード回路28にて展開した記録データが1ワードずつ格納されている間は、同時にA面側に格納されている展開後の記録データがL-DMAコントローラ413を介してローカルメモリ29へ1ワードずつDMA転送され、ローカルメモリ29の所定のビットマップエリアに格納される。展開後の記録データがローカルメモリ29へDMA転送される面は、常にデコード回路28にて展開された記録データが格納される面と反対側の面となるようにバッファ領域面切換手段282によって切り換えられる。また、展開処理コントローラ412は、8ワードの展開データが蓄積された面の展開データをDMA転送し終えた時点で、DMA転送が必要なデータ数分だけ実行されたことを確認する。

ータ転送確認手段を有している。

【0052】

このように、A面とB面と2面のバッファ領域を有するラインバッファ281に対して、デコード回路28にて展開した記録データ8ワード毎にデータを格納する面が交互に切り換えられて展開した記録データが格納されていくので、ライン展開可能に圧縮された記録データをデコード回路28にて展開する処理を無制限に連続して実行することが可能になる。また、デコード回路28にて展開した記録データをラインバッファ281へ格納する処理と平行して、デコード回路28にて展開した記録データを格納している面と反対側の面に既に格納されている展開後の記録データがローカルメモリ29へDMA転送される。したがって、ライン展開可能に圧縮された記録データを展開する処理と、展開した記録データをローカルメモリ29へDMA転送する処理とを同時進行で連続して並列処理することが可能になるので、ライン展開可能に圧縮された記録データを展開し、ローカルメモリ29へDMA転送する処理を極めて効率よく実行することができる。

【0053】

図9は、ラインバッファ281からローカルメモリ29への記録データのデータ転送タイミングを示したタイミングチャートである。

CLKは、ASIC4の動作クロックである。デコード回路28にて展開された記録データ（符号D0～）は、1クロック毎に1ワードずつラインバッファ281のA面に順次格納されていき、A面には、8ワードまで格納される（符号D0～D7）。ラインバッファ281のA面に8ワードの展開後の記録データ（符号D0～D7）が格納されると、次のクロック（符号C1）でA面に展開後の記録データ（符号D0～D7）が格納されている間に、ラインバッファ281のB面側に既に格納されていた記録データが8ワード分L-DMAコントローラ413にてDMA転送されたかがデータ転送確認手段283によって確認される。最初は、ラインバッファ281のB面には、展開後の記録データが格納されていないので、引き続き次のクロック（符号C2）でバッファ領域面切換手段282によって、デコード回路28にて展開した記録データを格納する面は、A面からB面へ切り換えられ、同時に展開後の記録データをローカルメモリ29へDMA転

送する面は、B面からA面へ切り換えられる。

【0054】

デコード回路28にて展開された記録データは、引き続き1クロック毎に1ワードずつラインバッファ281のB面に順次格納されていき、B面には、8ワードまで格納される(符号D8～D15)。同時に、1クロック毎に1ワードずつラインバッファ281のB面に展開された記録データが順次格納されていくのと平行して、A面に格納されている展開後の記録データ(符号D0～D7)がL-DMAコントローラ413を介してローカルメモリ29へDMA転送される。尚、当該実施例においては、ラインバッファ281がASIC内部のSRAM(Static・RAM)で常に1クロックでデータ読み書きが可能であるのに対して、ローカルメモリ29は、SDRAM(Synchronous・Dynamic・RAM)であり、データ読み書きの最初のアクセスだけは、3クロック必要となる。そのため、記録データ(符号D0～D7)のローカルメモリ29へのDMA転送は、最初の1ワードの記録データ(符号D0)だけ3クロック要することになり、以下同様である。

【0055】

ラインバッファ281のB面に8ワードの展開後の記録データ(符号D8～D15)が格納されると、次のクロック(符号C11)でB面に展開後の記録データ(符号D8～D15)が格納されている間に、ラインバッファ281のA面側に既に格納されていた記録データ(符号D0～D7)が8ワード分L-DMAコントローラ413にてDMA転送されたかがデータ転送確認手段283によって確認される。クロックC11の時点では、まだA面側に格納されていた展開後の記録データ(符号D0～D7)が8ワード全てローカルメモリ29へDMA転送されていないので、この時点では、ラインバッファ281のA面とB面の切り換えは行われない。引き続き次のクロック(符号C12)の時点でも同様であり、さらに次のクロック(符号C13)の時点で、A面側に格納されていた展開後の記録データ(符号D0～D7)が8ワード全てローカルメモリ29へDMA転送された状態となる。そして、次のクロック(符号C14)でバッファ領域面切換手段282によって、デコード回路28にて展開した記録データを格納する面は

、B面からA面へ切り換えられ、同時に展開後の記録データをローカルメモリ29へDMA転送する面は、A面からB面へ切り換えられる。

【0056】

デコード回路28にて展開された記録データは、引き続き1クロック毎に1ワードずつラインバッファ281のA面に順次格納されていき、A面には、8ワードまで格納される（符号D16～D23）。同時に、1クロック毎に1ワードずつラインバッファ281のA面に展開された記録データが順次格納されていくのと平行して、B面に格納されている展開後の記録データ（符号D8～D15）がL-DMAコントローラ413を介してローカルメモリ29へDMA転送される。ラインバッファ281のA面に8ワードの展開後の記録データ（符号D16～D23）が格納されると、次のクロック（符号C21）でA面に展開後の記録データ（符号D16～D23）が格納されている間に、ラインバッファ281のB面側に既に格納されていた記録データ（符号D8～D15）が8ワード分L-DMAコントローラ413にてDMA転送されたかがデータ転送確認手段283によって確認される。クロックC21の時点では、まだB面側に格納されていた展開後の記録データ（符号D8～D15）が8ワード全てローカルメモリ29へDMA転送されていないので、この時点では、ラインバッファ281のA面とB面の切り換えは行われない。引き続き次のクロック（符号C22）の時点でも同様であり、さらに次のクロック（符号C23）の時点で、B面側に格納されていた展開後の記録データ（符号D8～D15）が8ワード全てローカルメモリ29へDMA転送された状態となる。そして、次のクロック（符号C24）でバッファ領域面切換手段282によって、デコード回路28にて展開した記録データを格納する面は、A面からB面へ切り換えられ、同時に展開後の記録データをローカルメモリ29へDMA転送する面は、B面からA面へ切り換えられる。

【0057】

デコード回路28にて展開された記録データは、引き続き1クロック毎に1ワードずつラインバッファ281のB面に順次格納されていき、B面には、8ワードまで格納される（符号D24～D31）。同時に、1クロック毎に1ワードずつラインバッファ281のB面に展開された記録データが順次格納されていくの

と平行して、A面に格納されている展開後の記録データ（符号D16～D23）がL-DMAコントローラ413を介してローカルメモリ29へDMA転送される。以下、同じ動作の繰り返しによって、デコード回路28で展開された記録データがラインバッファ281に格納される動作と、ラインバッファ281に格納されている展開後の記録データがローカルメモリ29へDMA転送される動作とが平行して行われていく。

【0058】

このように、1ワードの展開後の記録データをラインバッファ281の一面側に順次格納する動作と、他面側に展開後の記録データをローカルメモリ29へ1ワードずつDMA転送する動作とを1クロックで同時に実行することができ、1クロック毎に1ワードずつ圧縮された記録データを展開してローカルメモリ29にデータ転送する処理を実行することが可能になる。また、1クロックでラインバッファ281のバッファ領域面（A面とB面）を切り換えることによって、バッファ領域面の切換によって生じるデータ転送遅延を最小限にすることができる。さらに、デコード回路で展開された記録データがラインバッファ281の一面側に8ワード格納された時点で、ラインバッファ281の他面側に格納されていた8ワードの記録データが8ワード分だけDMA転送されたことを確認する。それによって、既にラインバッファ281に格納されている展開後の記録データがローカルメモリ29へDMA転送される前に他の記録データによって上書きされてしまうことを確実に防止することができる。

【0059】

図10及び図11は、DECU41内部において、圧縮記録データがデコード回路28でハードウェア展開され、ラインバッファ281へ格納されるまでを模式的に示したものである。また、図12は、展開後の記録データがラインバッファ281からローカルメモリ29へ転送されて格納されるまでを模式的に示したものである。

【0060】

当該実施例においては、圧縮記録データは、ランレングス圧縮方式によって圧縮されている。ランレングス圧縮方式は、公知のデータ圧縮方式であり、以下簡

単に説明する。ランレングス圧縮データは、バイト境界の圧縮データであり、カウント（1バイト）とデータ（1バイト又は複数バイト）とがセットになっている。つまり、ランレングス圧縮データは、まずカウントがあり、その後には必ずデータがあるという構成になっている。カウントの値が128以上（負の定数）、つまり、80H以上の場合には、次の1バイトのデータを繰り返して展開することを意味しており、257からカウントの値を減算した数だけ、そのカウントの次の1バイトのデータを繰り返して展開する。一方、カウントの値が127以下、つまり、7FH以下の場合には、そのカウント以降に繰り返さないでそのまま展開するデータがつづくことを意味しており、そのカウントの値に1を加算したバイト数だけ、そのカウント以降のデータをそのまま繰り返さずに展開する。

【0061】

つづいて、ランレングス圧縮データの一例を挙げ、その圧縮データがデコード回路28にて展開され、ラインバッファ281に格納され、ラインバッファ281からローカルメモリ29へ格納される記録データの流れを説明する。

【0062】

受信バッファ部42のFIFOメモリ425（メインメモリ）には、図示の如くFEHから始まる24ワード（48バイト）のランレングス圧縮された圧縮記録データが格納されているとする。ランレングス圧縮された圧縮記録データは、1ワードずつ、つまり、2バイトずつデコード回路28へ第2の専用バスIB2を経由してDMA転送され、ハードウェア展開され、ラインバッファ281へ格納される。当該実施例においては、ランレングス圧縮データのデータ開始アドレスは、偶数アドレスであり、ローカルメモリ29側のビットマップデータ（イメージデータ）のデータ開始アドレスは、偶数アドレスとなる。また、ラインバッファ281からローカルメモリ29へDMA転送されるデータブロックのバイト数（1ラインバイト数）は、16バイトである。尚、図10に示したメインメモリ、DECU41内部のラインバッファ281、及び図12に示したローカルメモリ29は、向かって左上端が偶数アドレスであり、左から右へ向かって順番に上位アドレスとなっていく。

【0063】

以下、1ワードずつ順を追って説明していく。まず、受信バッファ部42のFIFOメモリ425から最初の1ワードの圧縮記録データ（FEH、01H）がDECU41内部のデコード回路28へDMA転送される（転送S1）。FEHはカウントであり、01Hはデータである。カウントの値FEH=254であり、128以上なので、 $257 - 254 = 3$ 回、データ01Hが繰り返して展開され、ラインバッファ281のA面側に1バイトずつ順次格納される。次に、デコード回路28にDMA転送されるランレングス圧縮データは、03H、02Hである（転送S2）。03Hはカウントであり、02Hはデータである。カウントの値03H=3であり、127以下なので、このカウントの次のデータから $3 + 1 = 4$ バイト、繰り返さないで展開するデータがあることになる。つまり、カウント03H以降のデータ02H、78H、55H、44Hが繰り返さずにそのまま展開され、ラインバッファ281のA面に順次格納される（転送S2～S4）。転送S4にてDMA転送されたワードデータの上位側（奇数アドレス側）のFBHはカウントであり、次の1バイトのデータが6回（ $257 - 251 = 6$ ）繰り返して展開されることになる。

【0064】

つづいて、FIFOメモリ425からデコード回路28にDMA転送される圧縮記録データは、FFH、FEHである（転送S5）。下位アドレス側（偶数アドレス側）のFFHはデータであり、その前のカウントFBHのデータである。したがって、FFHが6回繰り返して展開され、ラインバッファ281のA面側に順次格納される。また、上位アドレス側（奇数アドレス側）のFEHはカウントであり、次の1バイトのデータが3回（ $257 - 254 = 3$ ）繰り返して展開されることになる。つづいて、FIFOメモリ425からデコード回路28にDMA転送される圧縮記録データは、11H、06Hである（転送S6）。下位アドレス側（偶数アドレス側）の11Hはデータであり、その前のカウントFEHのデータである。したがって、11Hが3回繰り返して展開され、ラインバッファ281のA面側に順次格納される。また、上位アドレス側（奇数アドレス側）の06Hはカウントであり、以降7バイト（ $6 + 1 = 7$ ）のデータ（66H、12H、77H、45H、89H、10H、55H）が繰り返さずにそのまま展開

され、ラインバッファ 281 の B 面側に順次格納される（転送 S 7 ～ S 10）。

【0065】

一方、展開処理コントローラ 412 は、ラインバッファ 281 の A 面側に 1 ラインバイト数、つまり 16 バイトの展開後の記録データが蓄積された時点で（転送 S 6 の時点）、16 バイトを 1 ラインのデータブロックとして、ローカルメモリ 29 へ 1 ワードずつ DMA 転送する。その際、L-DMA コントローラ 413 は、1 ラインの展開後の記録データを全てローカルメモリ 29 へ DMA 転送し終わるまでローカルバス LB を占有してバースト転送する（転送 W 1）。ローカルメモリ 29 へ転送された 1 ライン分の記録データは、ローカルメモリ 29 の所定のビットマップエリア内に、偶数アドレスを先頭にして下位アドレスから 1 ワードずつ順次格納されていく（図 12（a））。

【0066】

つづいて、FIFO メモリ 425 からデコード回路 28 に DMA 転送される圧縮記録データは、10H、FAH である（転送 S 11）。下位アドレス側（偶数アドレス側）の 10H はデータであり、その前のカウント FBH のデータである。したがって、10H が 6 回繰り返して展開され、ラインバッファ 281 の B 面側に順次格納される。また、上位アドレス側（奇数アドレス側）の FAH はカウントであり、次の 1 バイトのデータが 7 回（ $257 - 250 = 7$ ）繰り返して展開されることになる。つづいて、FIFO メモリ 425 からデコード回路 28 に DMA 転送される圧縮記録データは、20H、08H である（転送 S 12）。下位アドレス側（偶数アドレス側）の 20H はデータであり、その前のカウント FAH のデータである。したがって、20H が 7 回繰り返して展開され、ラインバッファ 281 の B 面側に順次格納され、B 面側の蓄積データが 16 バイトに達した時点で残りのデータが A 面側に順次格納される。また、上位アドレス側（奇数アドレス側）の 08H はカウントであり、以降 9 バイト（ $8 + 1 = 9$ ）のデータ（12H、13H、14H、15H、16H、17H、18H、19H、20H）が繰り返さずにそのまま展開され、ラインバッファ 281 の A 面側に順次格納される（図 11 の転送 S 13 ～ S 17）。

【0067】

一方、展開処理コントローラ 412 は、ラインバッファ 281 の B 面側に 1 ラインバイト数、つまり 16 バイトの展開後の記録データが蓄積された時点で（転送 S12 の時点）、16 バイトを 1 ラインのデータブロックとして、ローカルメモリ 29 へ 1 ワードずつ DMA 転送する。その際、L-DMA コントローラ 413 は、1 ラインの展開後の記録データを全てローカルメモリ 29 へ DMA 転送し終えるまでローカルバス LB を占有してバースト転送する（転送 W2）。ローカルメモリ 29 へ転送された 1 ライン分の記録データは、ローカルメモリ 29 の所定のビットマップエリア内に、偶数アドレスを先頭にして下位アドレスから 1 ワードずつ順次格納されていく（図 12（b））。

【0068】

つづいて、FIFO メモリ 425 からデコード回路 28 に DMA 転送される圧縮記録データは、11H、02H である（転送 S18）。下位アドレス側（偶数アドレス側）の 11H はデータであり、その前のカウント FDH（転送 S17 の上位アドレス側）のデータである。したがって、11H が 3 回（ $257 - 254 = 3$ ）繰り返して展開され、ラインバッファ 281 の A 面側に順次格納され、A 面側の蓄積データが 16 バイトに達した時点で残りのデータが B 面側に順次格納される。また、上位アドレス側（奇数アドレス側）の 02H はカウントであり、以降 3 バイト（ $2 + 1 = 3$ ）のデータ（98H、B0H、F2H）が繰り返さずにそのまま展開され、ラインバッファ 281 の B 面側に順次格納される（転送 S19～S20）。

【0069】

一方、展開処理コントローラ 412 は、ラインバッファ 281 の A 面側に 1 ラインバイト数、つまり 16 バイトの展開後の記録データが蓄積された時点で（転送 S18 の時点）、16 バイトを 1 ラインのデータブロックとして、ローカルメモリ 29 へ 1 ワードずつ DMA 転送する。その際、L-DMA コントローラ 413 は、1 ラインの展開後の記録データを全てローカルメモリ 29 へ DMA 転送し終えるまでローカルバス LB を占有してバースト転送する（転送 W3）。ローカルメモリ 29 へ転送された 1 ライン分の記録データは、ローカルメモリ 29 の所定のビットマップエリア内に、偶数アドレスを先頭にして下位アドレスから 1 ワ

ードずつ順次格納されていく（図12（c））。

【0070】

つづいて、FIFOメモリ425からデコード回路28にDMA転送される圧縮記録データは、ABH、03Hである（転送S21）。下位アドレス側（偶数アドレス側）のABHはデータであり、その前のカウントFCH（転送S20の上位アドレス側）のデータである。したがって、ABHが5回（ $257 - 252 = 5$ ）繰り返して展開され、ラインバッファ281のB面側に順次格納される。また、上位アドレス側（奇数アドレス側）の03Hはカウントであり、以降4バイト（ $3 + 1 = 4$ ）のデータ（FFH、FEH、FCH、FDH）が繰り返さずにそのまま展開され、ラインバッファ281のB面側に順次格納される（転送S22～S23）。

【0071】

つづいて、FIFOメモリ425からデコード回路28にDMA転送される圧縮記録データは、FEH、FFHである（転送S24）。下位アドレス側（偶数アドレス側）のFEHはカウントであり、上位アドレス側（奇数アドレス側）のFFHは、カウントFEHのデータである。したがって、FFHが3回（ $257 - 254 = 3$ ）繰り返して展開され、ラインバッファ281のB面側に順次格納される。展開処理コントローラ412は、ラインバッファ281のB面側に1ラインバイト数、つまり16バイトの展開後の記録データが蓄積された時点で（転送S24の時点）、16バイトを1ラインのデータブロックとして、ローカルメモリ29へ1ワードずつDMA転送する。その際、L-DMAコントローラ413は、1ラインの展開後の記録データを全てローカルメモリ29へDMA転送し終えるまでローカルバスLBを占有してバースト転送する（転送W4）。

【0072】

ローカルメモリ29へ転送された1ライン分の記録データは、ローカルメモリ29の所定のビットマップエリア内に、偶数アドレスを先頭にして下位アドレスから1ワードずつ順次格納されていく（図12（d））。そして、1回の主走査パスでインクを噴射するビットマップデータ分の記録データがローカルメモリ29に格納された時点で、ローカルメモリ29から記録ヘッド62へDMA転送さ

れる。その際、第2のI-DMAコントローラ415は、1回の主走査パスでインクを噴射するビットマップデータ分の記録データを全てヘッド制御部33へDMA転送し終えるまでローカルバスLBを占有してバースト転送する。

【0073】

このように、従来プログラムによって圧縮記録データをソフトウェア展開していた処理を、デコード回路28によってハードウェア展開することによって、圧縮記録データの展開処理を高速に実行することができる。また、従来プログラムによって1バイトずつ展開していた圧縮記録データをワード単位（2バイト）で展開していくので、圧縮記録データの展開処理をより高速に実行することができる。そして、システムバスSBとローカルバスLBとの2つの独立したバスと、ローカルバスLBに接続されたローカルメモリ29とを備えた構成によって、システムバスSB側と非同期にローカルバスLB側でローカルメモリ29から記録ヘッド62へのデータ転送を実行することができる。それによって、MPU24からROM21やRAM22へのアクセス等により、記録ヘッド62への記録データのデータ転送が中断され、記録データの転送遅延が生じて記録実行速度が低下してしまうことがない。さらに、DMA転送によってさらに高速なデータ転送が可能になる。

【0074】

また、従来プログラムによってソフトウェア処理されていた記録制御データのヘッダ解析処理、及びヘッダ解析結果に基づいて記録制御データからコマンドを分離して、コマンドをコマンド格納レジスタ426へ格納し、圧縮記録データをFIFOメモリ425へ格納する処理を受信バッファ部42で処理する。そして、第1の専用バスIB1を介してインターフェース部27が受信した記録制御データを受信バッファ部42へデータ転送し、第2の専用バスIB2を介して受信バッファ部42のFIFOメモリ425に格納されている記録制御データをリモートコマンドと圧縮記録データとに分離する。そして、圧縮記録データのみをDECU41へデータ転送し、デコード回路28にて展開後の記録データを第3の専用バスIB3を介してヘッド制御部33へデータ転送する。コマンド及びリモートコマンドのみMPU24でコマンド解析する。それによって、システムバス

S B のデータ転送負荷と、M P U 2 4 の処理負荷とを大幅に低減させることができるので、M P U 2 4 への依存度が極めて低いデータ転送が可能になり、インターフェース部 2 7 と受信バッファ部 4 2 との間、受信バッファ部 4 2 と D E C U 4 1 との間、及び D E C U 4 1 と記録ヘッド 6 2 との間のデータ転送処理をより高速化することができる。

【0075】

さらに、D E C U 4 1 は、A 面と B 面と 2 面のバッファ領域を有するラインバッファ 2 8 1 に対して、デコード回路 2 8 にて展開した記録データ 8 ワード毎にデータを格納する面が交互に切り換えられて展開した記録データが格納されていくので、ライン展開可能に圧縮された記録データをデコード回路 2 8 にて展開する処理を無制限に連続して実行することが可能になる。また、デコード回路 2 8 にて展開した記録データをラインバッファ 2 8 1 へ格納する処理と平行して、デコード回路 2 8 にて展開した記録データを格納している面と反対側の面に既に格納されている展開後の記録データがローカルメモリ 2 9 へ D M A 転送される。したがって、ライン展開可能に圧縮された記録データを展開する処理と、展開した記録データをローカルメモリ 2 9 へ D M A 転送する処理とを同時進行で連続して並列処理することが可能になるので、ライン展開可能に圧縮された記録データを展開し、ローカルメモリ 2 9 へ D M A 転送する処理を極めて効率よく実行することができる。

【0076】

このようにして、圧縮記録データの高速な展開処理と、記録ヘッド 6 2 への高速なデータ転送とを実現することができるので、インクジェット式記録装置 5 0 の記録実行速度を従来と比較して飛躍的に高速化することができる。尚、記録ヘッド 6 2 のデータ処理能力が低いと、いくら高速なデータ転送を行っても記録ヘッド 6 2 のデータ処理能力の記録実行速度しか得られないので、十分処理の高い記録ヘッド 6 2 を配設する必要があるのは言うまでもないことである。

【0077】

尚、本願発明は上記実施例に限定されることなく、特許請求の範囲に記載した発明の範囲内で、種々の変形が可能であり、それらも本願発明の範囲内に含まれ

るものであることは言うまでもない。

【図面の簡単な説明】

- 【図 1】 本願発明に係るインクジェット式記録装置の概略の平面図。
- 【図 2】 本願発明に係るインクジェット式記録装置の概略の側面図。
- 【図 3】 本願発明に係るインクジェット記録装置のブロック図である。
- 【図 4】 データ転送装置の構成を示したブロック図である。
- 【図 5】 記録データの流れを模式的に示したタイミングチャートである。
- 【図 6】 DECUと受信バッファ部の構成を示したブロック図である。
- 【図 7】 ヘッダ解析ブロックの構成を示したブロック図である。
- 【図 8】 展開処理コントローラの内部構成を示したブロック図である。
- 【図 9】 ラインバッファのデータ転送を示したタイミングチャート。
- 【図 10】 圧縮記録データが展開されるまでを模式的に示した図。
- 【図 11】 圧縮記録データが展開されるまでを模式的に示した図。
- 【図 12】 展開後の記録データを模式的に示したものである。
- 【図 13】 従来のデータ転送装置の概略構成を示したブロック図である。

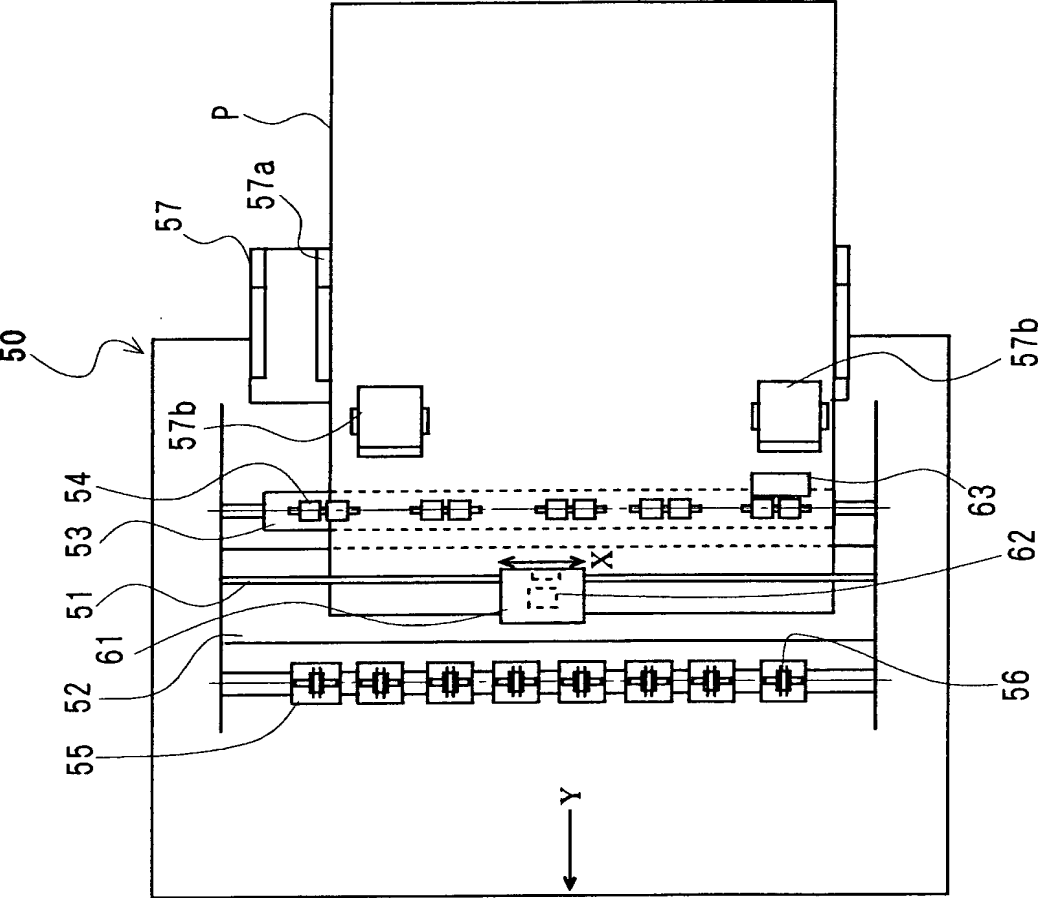
【符号の説明】

4 ASIC、10 データ転送装置、21 ROM、22 RAM、24 MPU、27 インターフェース部、28 デコード回路、29 ローカルメモリ、33 ヘッド制御部、41 DECU（デコードユニット）、42 受信バッファ部、50 インクジェット式記録装置、51 キャリッジガイド軸、52 プラテン、53 搬送駆動ローラ、54 搬送従動ローラ、55 排紙駆動ローラ、56 排紙従動ローラ、57 給紙トレイ、57b 給紙ローラ、61 キャリッジ、62 記録ヘッド、63 紙検出器、100 記録制御部、200 情報処理装置、281 ラインバッファ、282 バッファ領域面切替手段、283 データ転送確認手段、411 第1のI-DMAコントローラ、415 第2のI-DMAコントローラ、421 I-DMAコントローラ、412 展開処理コントローラ、413 L-DMAコントローラ、414 ローカルメモリコントローラ、422 切換制御ブロック、423 ヘッダ解析ブロック、424 データ転送制御ブロック、425 FIFOメモリ、426 コマンド格

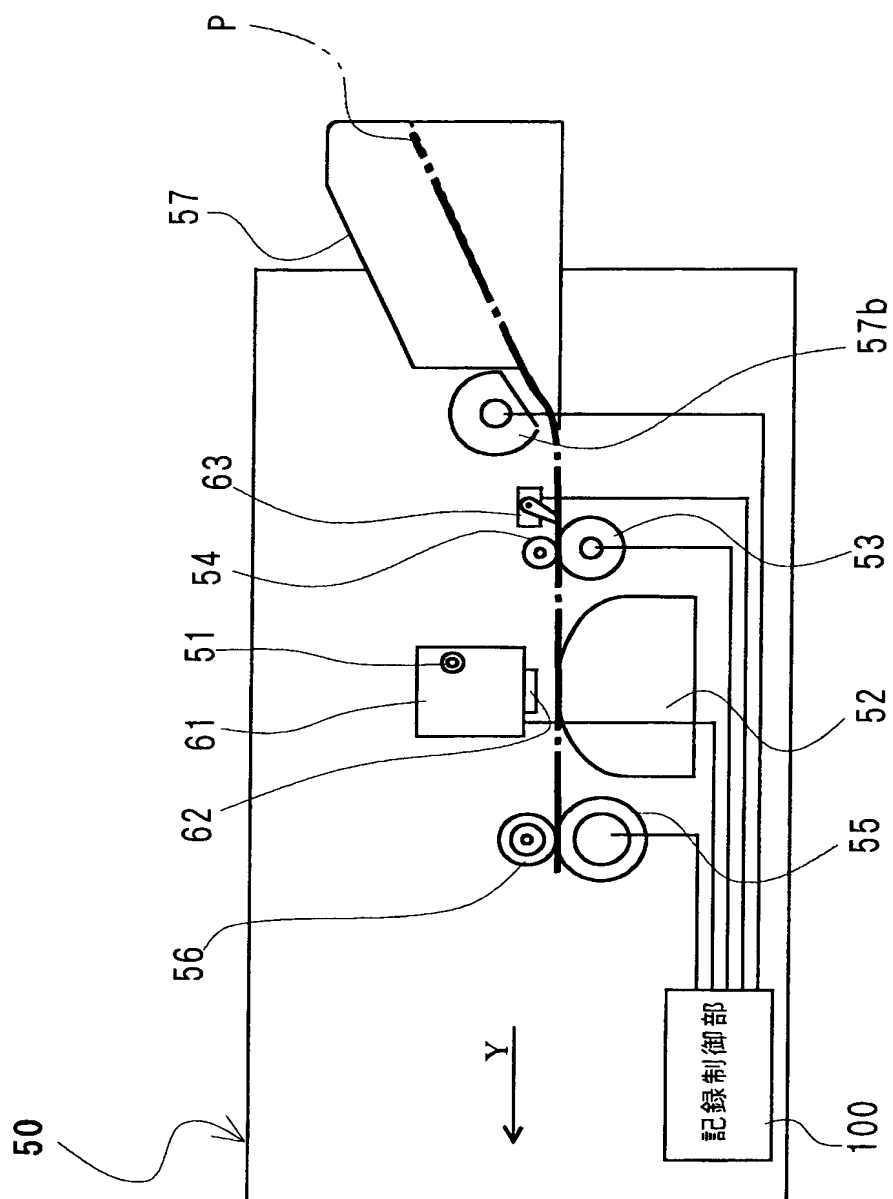
納レジスタ、4 2 7 データ分離ブロック、X 主走査方向、Y 副走査方向、
S B システムバス、L B ローカルバス、I B 1 第 1 の専用バス、I B 2
第 2 の専用バス、I B 3 第 3 の専用バス

【書類名】 図面

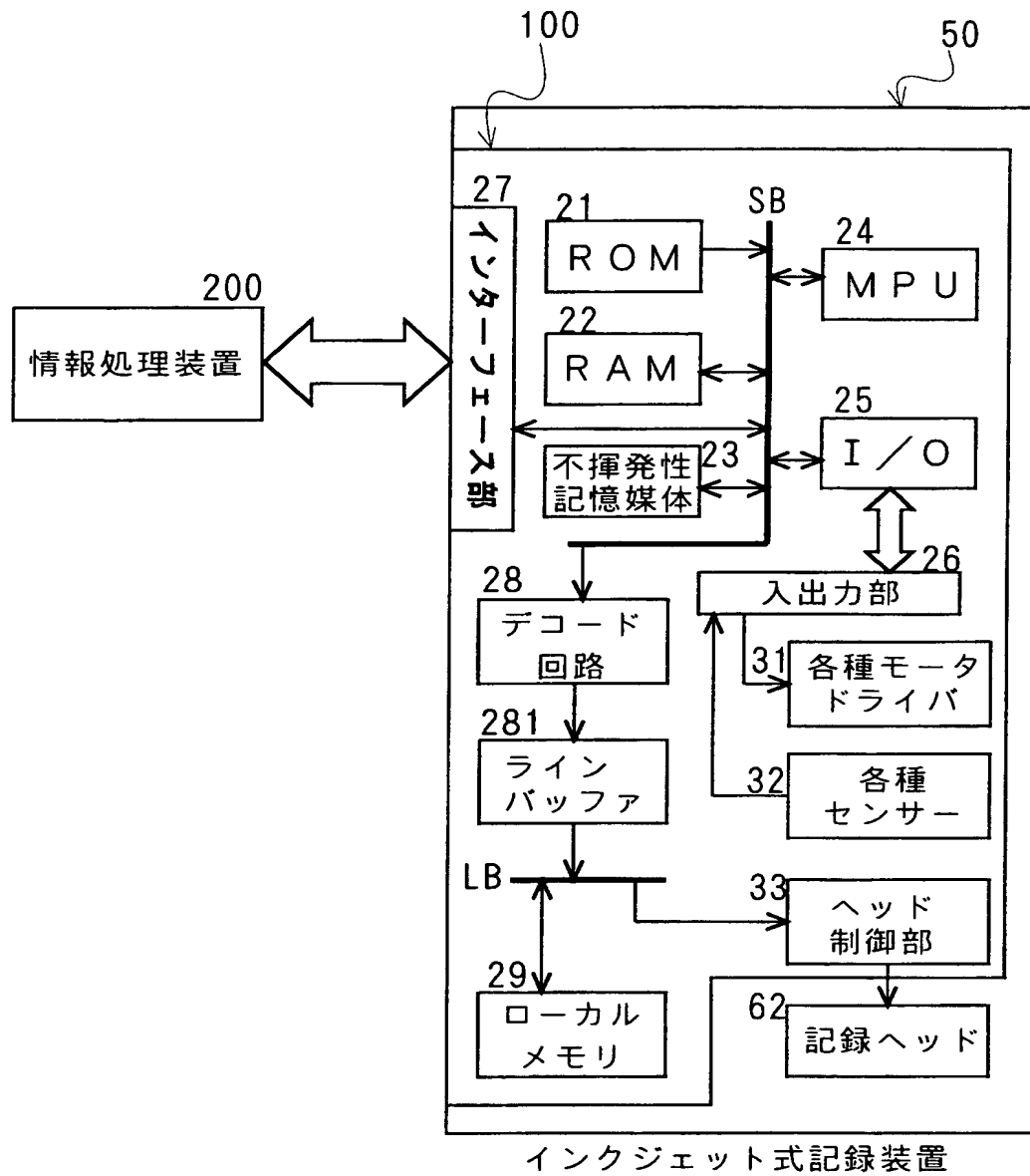
【図 1】



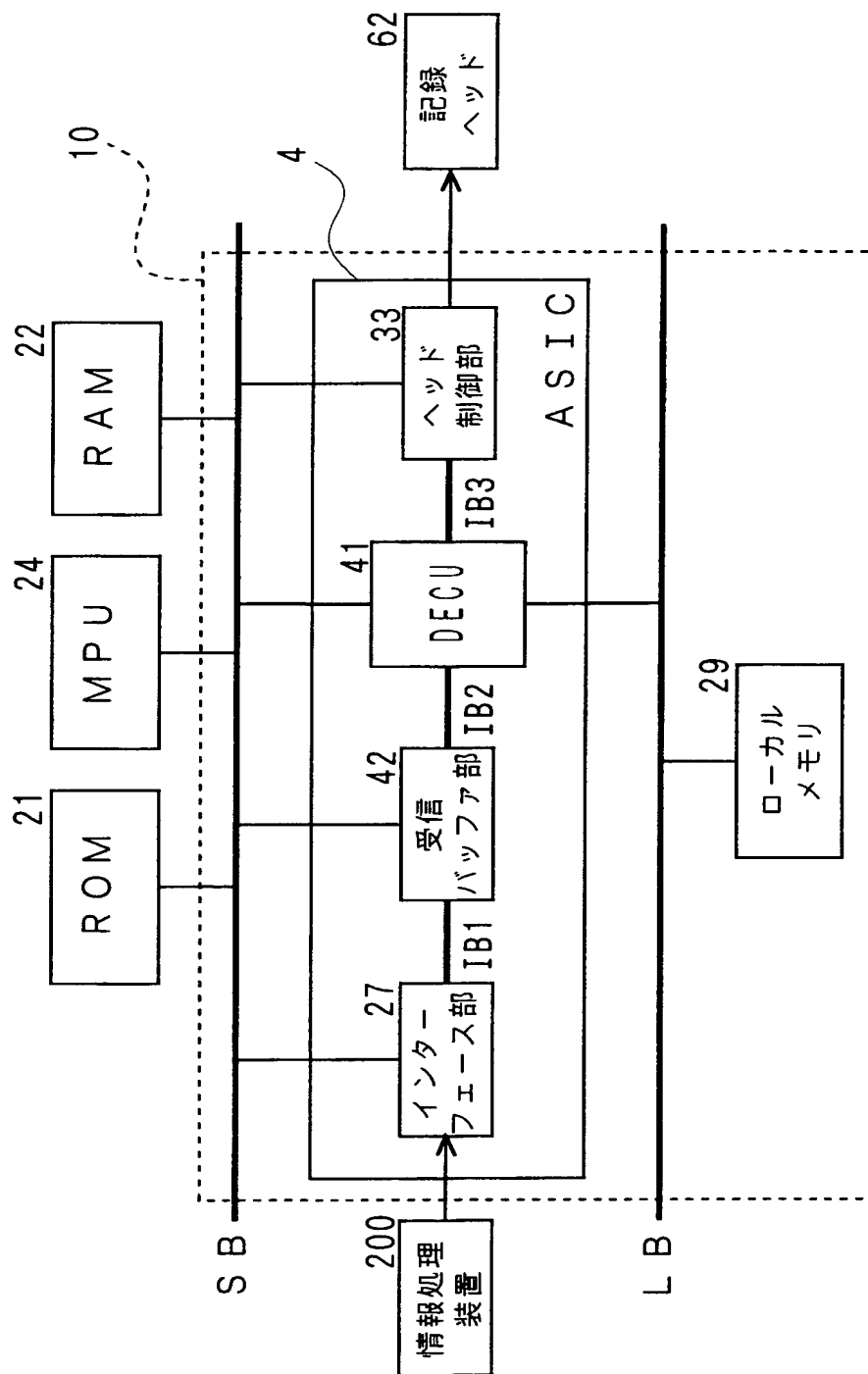
【図 2】



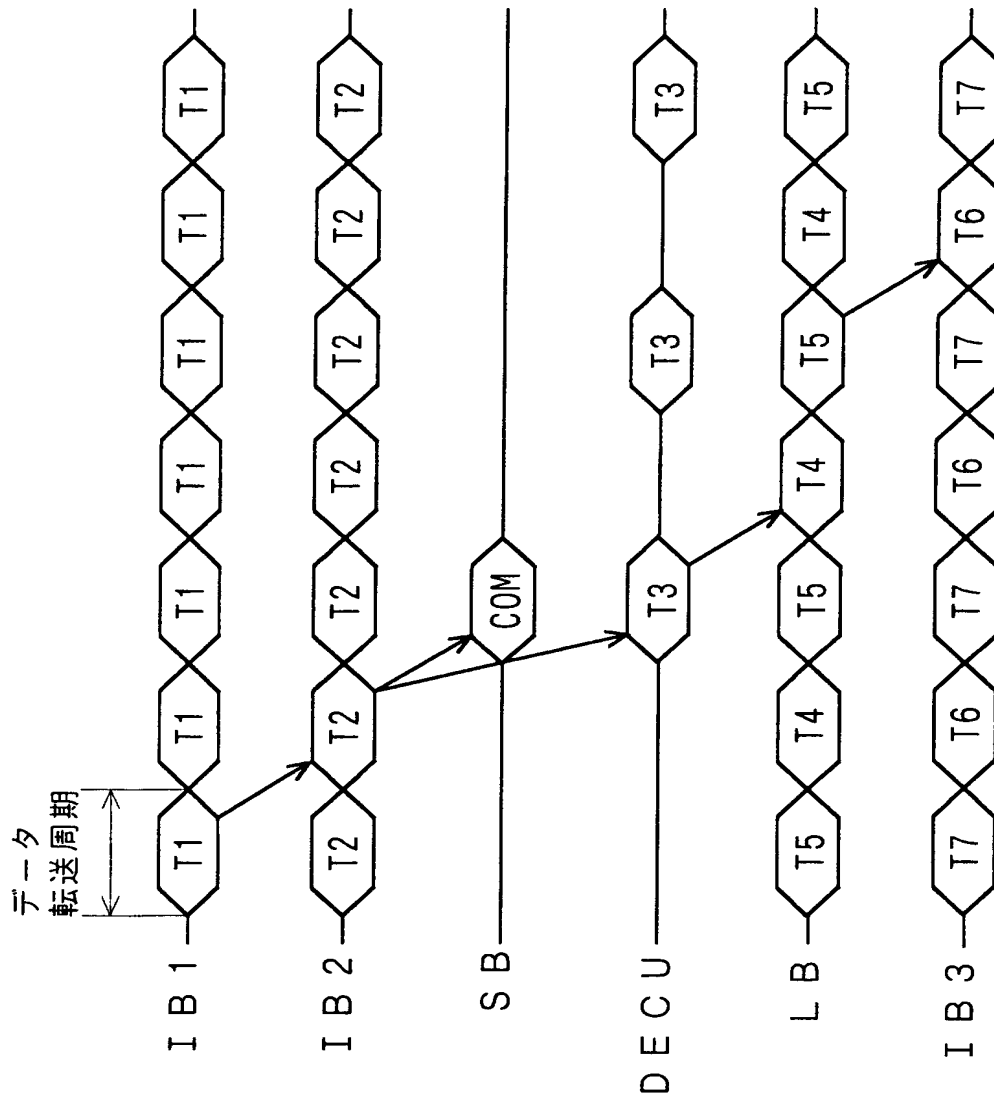
【図 3】



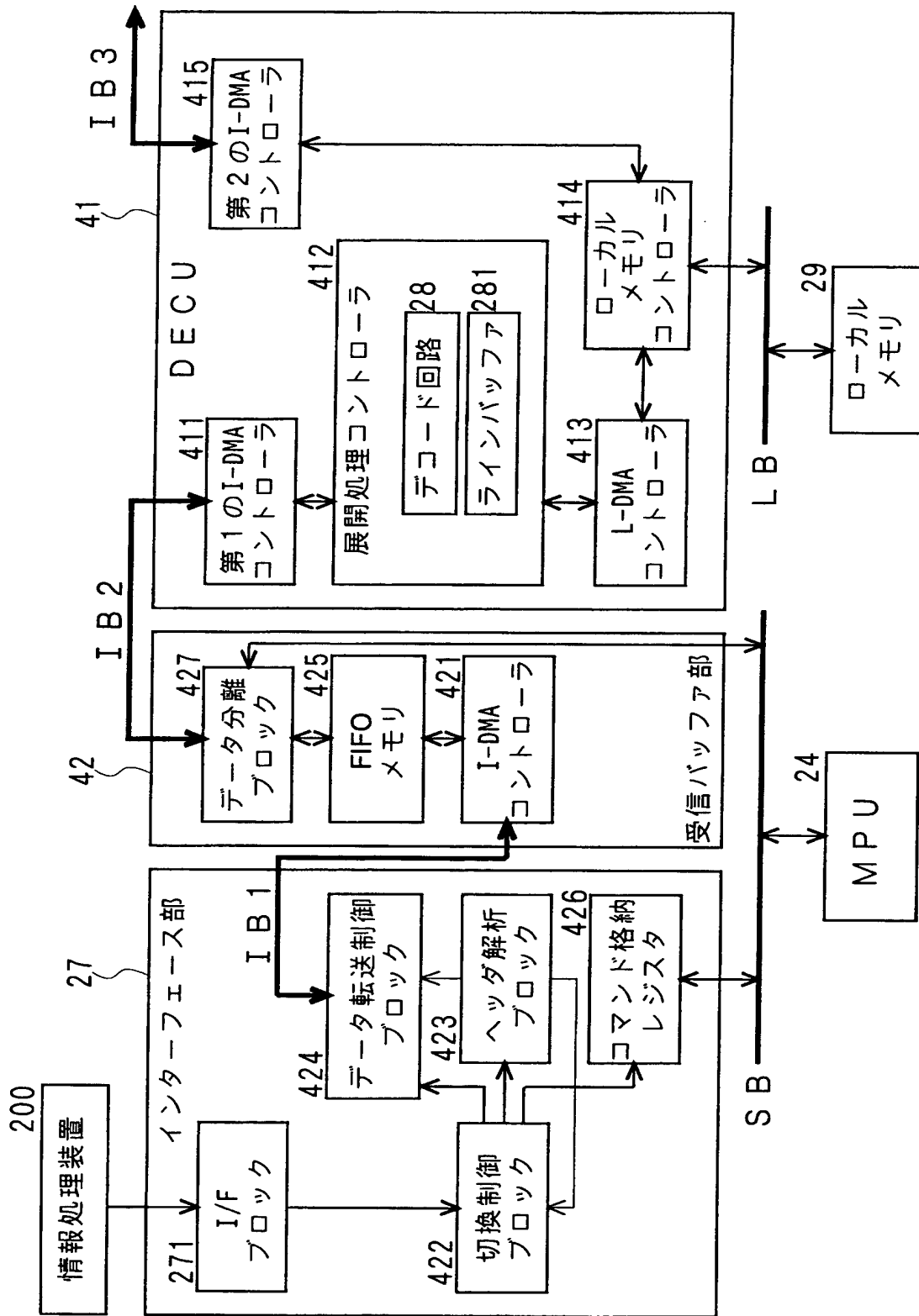
【図 4】



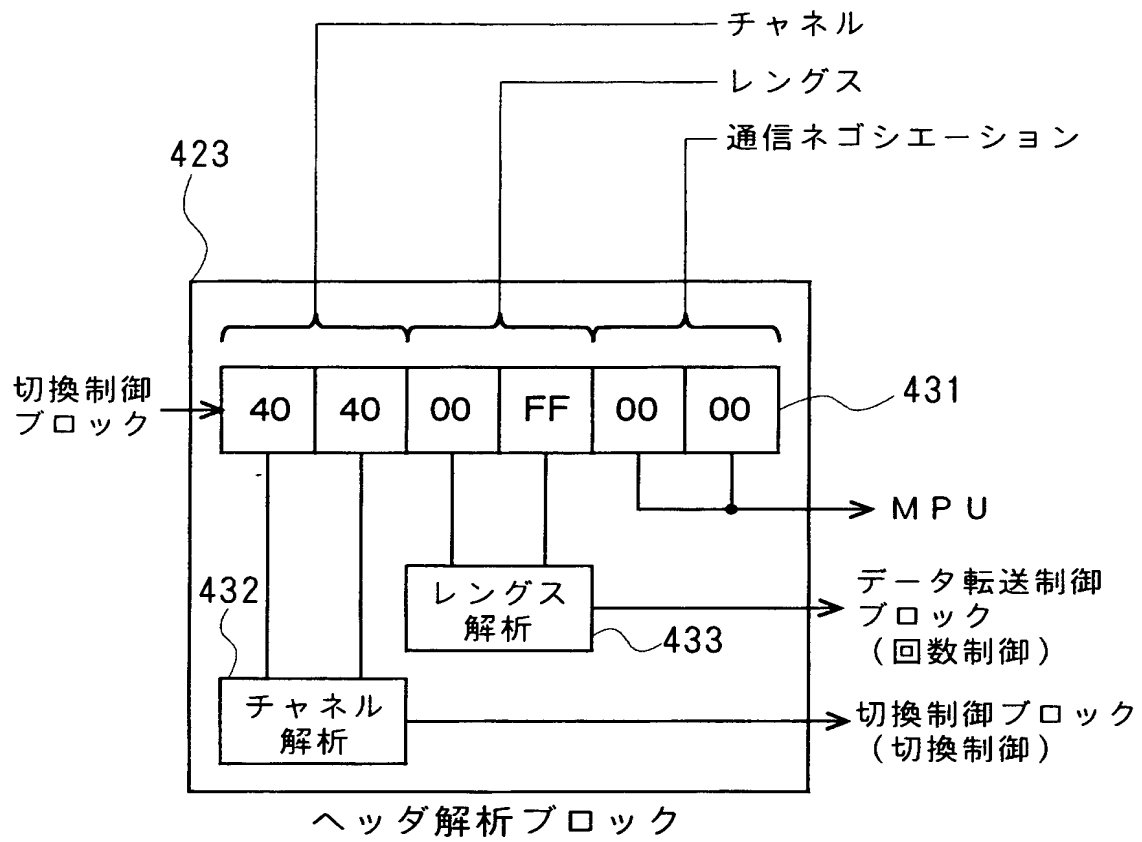
【図 5】



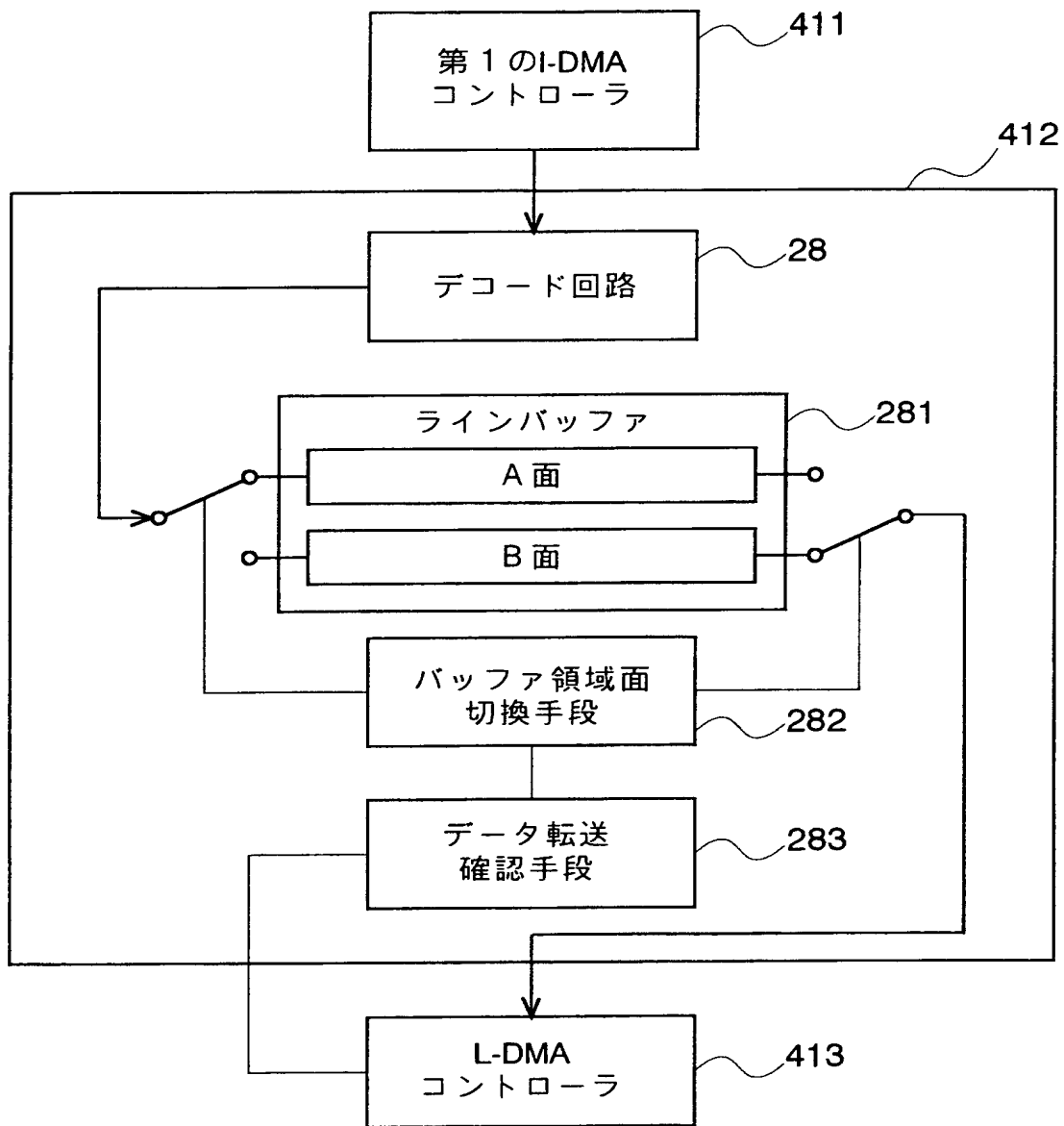
【図6】



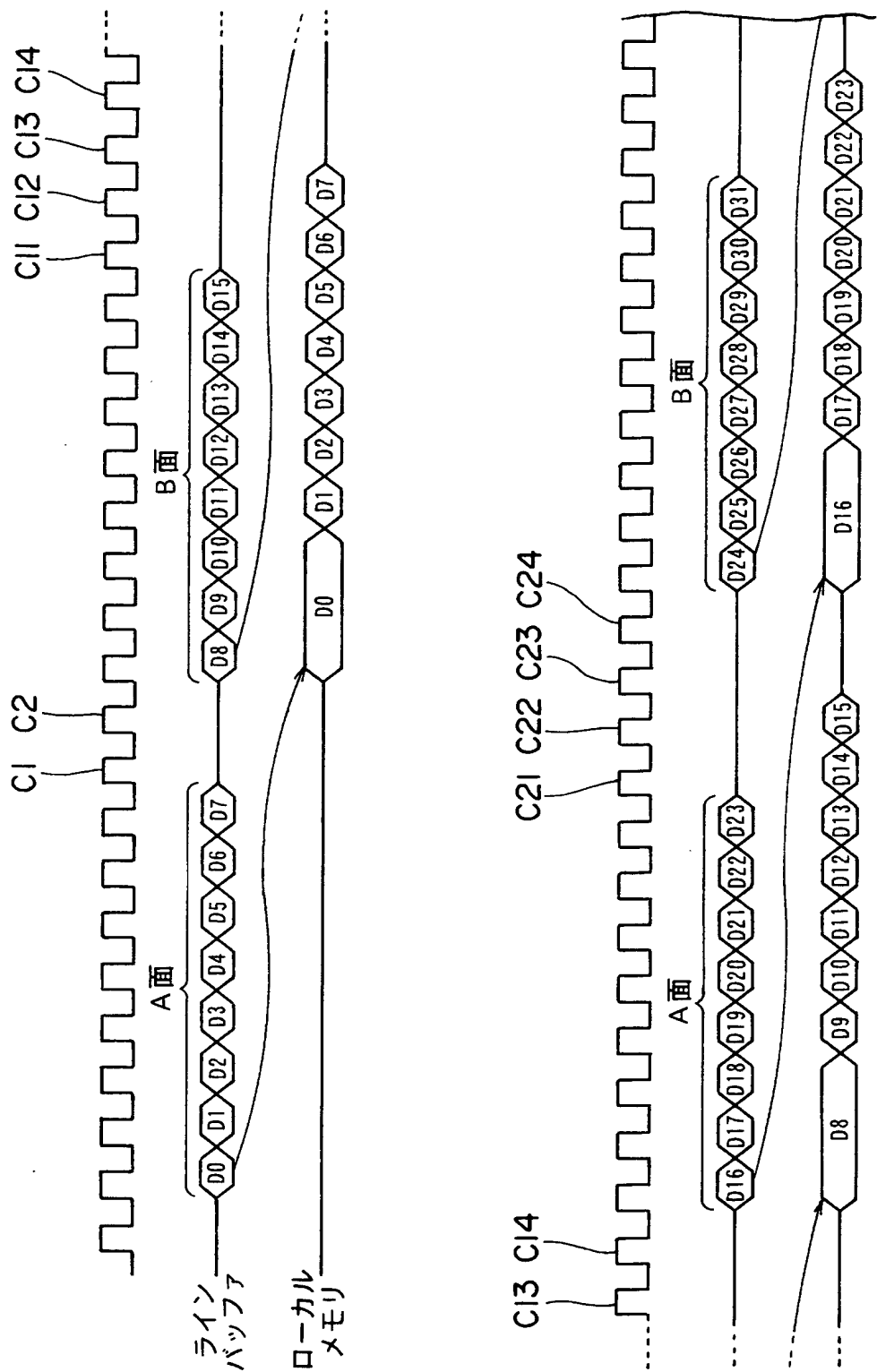
【図 7】



【図 8】



【図 9】



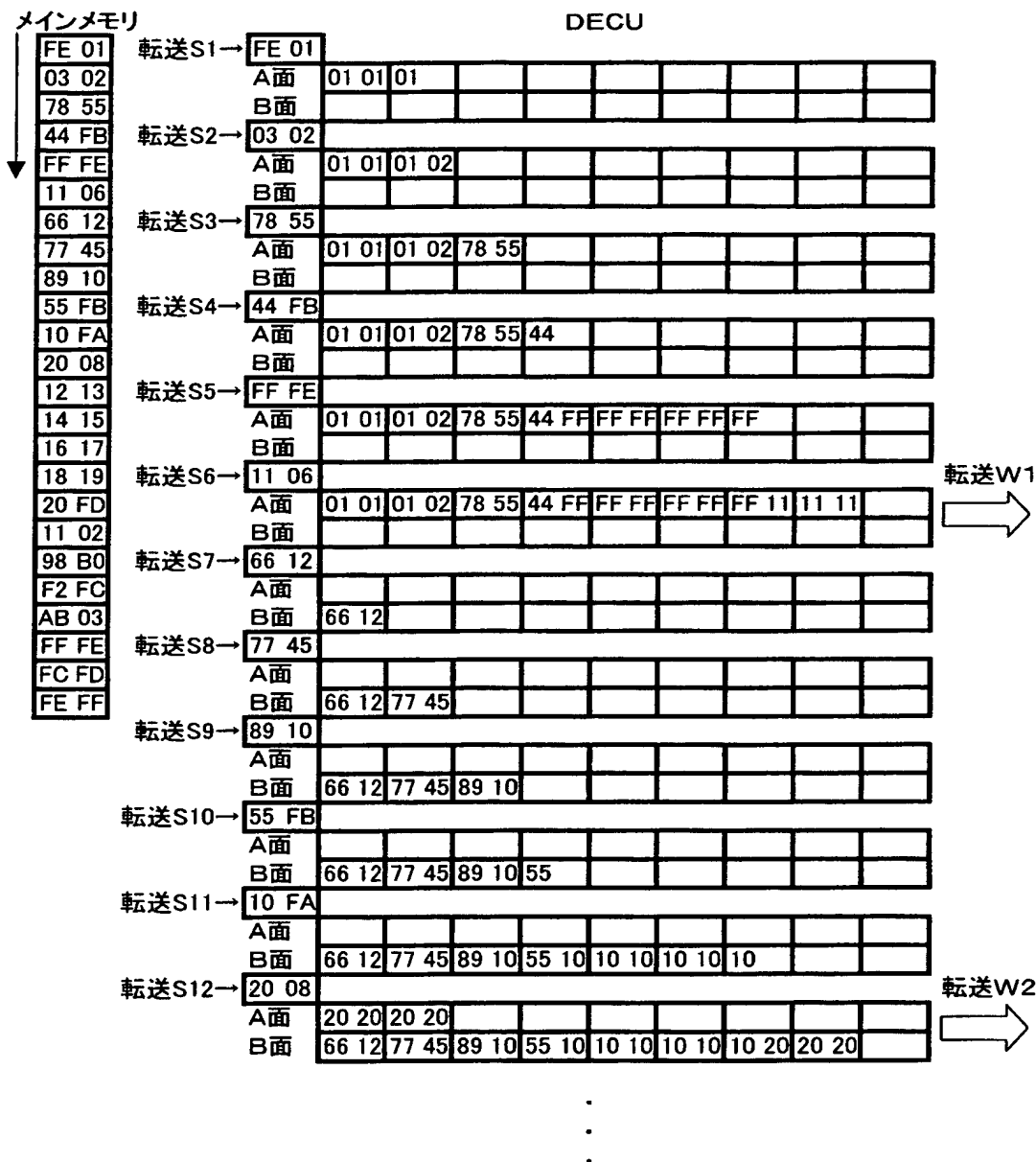
【図 10】

動作条件

メインメモリ側: ランレングスデータの開始アドレス 偶数アドレス

ローカルメモリ側: イメージデータの開始アドレス 偶数アドレス

1ラインバイト数: 16バイト



【図 1 2】

設定条件
 ライン縦並び変換なし
 総展開バイト数: 64 バイト (16 × 4)
 1 ラインバイト数: 16 バイト
 展開ライン数: 4 ライン

ローカルメモリ

(a) W1→

01 01	01 02	78 55	44 FF
FF FF	FF FF	FF 11	11 11
00 00	00 00	00 00	00 00
00 00	00 00	00 00	00 00
00 00	00 00	00 00	00 00
00 00	00 00	00 00	00 00
00 00	00 00	00 00	00 00
00 00	00 00	00 00	00 00

(b) W2→

01 01	01 02	78 55	44 FF
FF FF	FF FF	FF 11	11 11
66 12	77 45	89 10	55 10
10 10	10 10	10 20	20 20
00 00	00 00	00 00	00 00
00 00	00 00	00 00	00 00
00 00	00 00	00 00	00 00
00 00	00 00	00 00	00 00

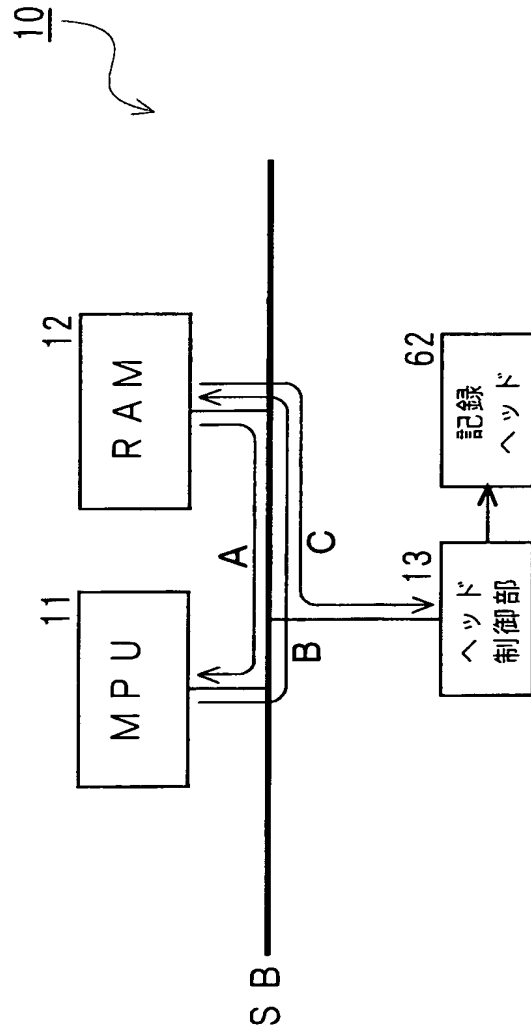
(c) W3→

01 01	01 02	78 55	44 FF
FF FF	FF FF	FF 11	11 11
66 12	77 45	89 10	55 10
10 10	10 10	10 20	20 20
20 20	20 20	12 13	14 15
16 17	18 19	20 11	11 11
00 00	00 00	00 00	00 00
00 00	00 00	00 00	00 00

(d) W4→

01 01	01 02	78 55	44 FF
FF FF	FF FF	FF 11	11 11
66 12	77 45	89 10	55 10
10 10	10 10	10 20	20 20
20 20	20 20	12 13	14 15
16 17	18 19	20 11	11 11
11 98	B0 F2	ABAE	ABAB
ABFF	FE FC	FD FF	FF FF

【図 13】



【書類名】 要約書

【要約】

【課題】 圧縮データの高速な展開処理と、液体噴射ヘッドへの高速なデータ転送とを実現し、液体噴射装置の液体噴射実行速度を従来と比較して飛躍的に高速化する。

【解決手段】 デコード回路 2 8 にて展開された記録データは、1 クロック毎に 1 ワードずつラインバッファ 2 8 1 の A 面に格納されていき、A 面には、8 ワード (D 0 ~ D 7) まで格納された後、展開した記録データを格納する面が A 面から B 面へ切り換えられ、同時に展開後の記録データをローカルメモリ 2 9 へ DMA 転送する面が B 面から A 面へ切り換えられる。デコード回路 2 8 にて展開された記録データは、ラインバッファ 2 8 1 の B 面に格納されていき、B 面には、8 ワード (D 8 ~ D 1 5) まで格納されるのと平行して、A 面に格納されている展開後の記録データ (D 0 ~ D 7) がローカルメモリ 2 9 へ DMA 転送される。

【選択図】 図 9

認 定 ・ 付 加 情 報

特許出願の番号	特願 2 0 0 3 - 2 0 7 0 8 5
受付番号	5 0 3 0 1 3 2 8 5 9 3
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 5 年 8 月 1 5 日

< 認定情報・付加情報 >

【提出日】 平成15年 8月11日

特願 2 0 0 3 - 2 0 7 0 8 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1 . 変 更 年 月 日

1 9 9 0 年 8 月 2 0 日

[変 更 理 由]

新 規 登 録

住 所

東 京 都 新 宿 区 西 新 宿 2 丁 目 4 番 1 号

氏 名

セ イ コ ー エ プ ソ ン 株 式 会 社